

ロードマップ 2003

プロセス・デバイス分野 (B1-1: 最先端デバイス関連技術)

【I】 内産業界ニーズ順位

年 代	2004	05	06	07	08	09	10	11	12	13	14
プロセス技術 (実用)	90nm		65nm			45nm			32nm		
B101 MOS構造 ・新構造デバイス 【I】	1) sub0.1 μ mCMOS 2) 高誘電体ゲートTr 3) メタルゲート電極構造 4) 高移動度Tr (歪Si利用) 5) 立体素子構造 6) Si量子効果素子										
	高速(HP)・低動作電力(LOP)・低待機電力(LSP)デバイス (バルク、SOI、SON) HP: 1.0V 0.7V 0.6V 0.5V LOP: 1.1V 0.9V 0.8V 0.7V LSP: 1.2V 1.1V 1.0V 0.9V										
	電気特性のゆらぎ計測特性、その解析、極薄ゲート絶縁膜の信頼性モデルの確立 (ダイレクトトンネル電流領域) MOS断面の電位分布計測評価技術										
B102 新構造 メモリ デバイス 【I】	DRAM	高誘電体 換算膜厚 < 0.5 nm 膜の形成: リーク 1E-7A/cm2以下 高誘電体材料: BST他、誘電率>500 セルサイズ 0.06 μ m2 (100nm世代) セルサイズ 0.03 μ m2 (70nm世代) (集積化技術、加工技術、高信頼性)									
	不揮発性メモリ	大容量化技術: 微細化、多値化技術、新構造セル 高速書換技術、高速読み出し技術、書き換え電圧の低電圧化(高カップリング比・トンネル膜の薄膜化) Endurance向上: > 1 E 6 外部電圧: 1.5V (90nm)、 1.2V (70nm) (低電圧化、低消費電力化)									
	フラッシュ メモリ	強誘電体材料: PZT、SBT、新材料 (高残留分極、加工技術、高信頼性) 電極材料: Pt、SrRuO3、Ru、RuO2/Ru、IrO2/Ir (加工技術、高信頼性) 素子構造: 1T1C微細化対応構造 1T型構造(MFMIS, MFIS) 1.5 μ m2 (100nm)、0.3 μ m2 (80nm) (セルサイズ) Endurance: > 1E15(保証モデル) データ保持特性: 10年以上(保証モデル)									
	FeRAM	高信頼性MFSメモリ、新構造強誘電体メモリ、MRAM、相変化メモリ、1V以下動作高速(>100MHz) 不揮発メモリ									
B103 接合技術 ・浅い接合 ・コンタクト 【II】	接合深さ (nm): 15-25 13-22 12-19 10-17 7-12 5-9										
	ドーピング技術: 超低エネルギーイオン注入、プラズマドーピング、レーザードーピング 活性化技術: 短時間加熱 (sec ~ msecオーダー)、高周波加熱、レーザー活性化、in-situドーブ選択成長										
	コンタクト形成技術: 新規技術の提案、プロセスの実証 (低コンタクト抵抗率、高信頼性) 高アスペクト比コンタクト孔形成、高選択比のSAC、バリアメタル シリコン、金属 (W, Mo), シリサイド等の選択CVD (エレベーター・ソース・ドレイン構造)										

ロードマップ 2003

プロセス・デバイス分野 (B2-1: 最先端プロセス関連技術)

【I】 内産業界ニーズ順位

年 代		2004	05	06	07	08	09	10	11	12	13	14	
プロセス技術 (実用)		90nm		65nm			45nm			32nm			
B201 配線技術 【I】		低誘電率材料 バルク比誘電率 <2.4 <2.1 <1.9 <1.7											
		誘電率のシミュレーション技術、Cuとのインテグレーション技術											
		配線材料: Cu (高信頼性、信頼性メカニズム)、成膜技術 (Cu、バリアメタル) 配線構造: Cu+Cu CMP Cuデュアルダマシン ピラプロセス (自己整合ビア)、プロセスインテグレーション グローバル配線デュアルダマシンA/R (Cu配線/via): 2.1/1.9 (90nm世代)、2.2/2.0 (65nm世代)、2.3/2.1 (45nm世代) 単位長さ当たり故障率 (130nm世代を1とする): 0.66 (90nm世代)、0.45 (65nm世代)、0.39 (45nm世代)											
		ポストCu配線 (RF配線、光配線)											
B 2 0 2 プロセス要素技術 【I】	ゲート絶縁膜形成技術	(Si系酸化膜) 膜厚<1.1nm											
		(高誘電体薄膜) 換算膜厚<1.1 nm (界面特性) 換算膜厚<0.8 nm (界面特性)											
	ドーピング技術	超低エネルギーイオン注入 クラスタイオン注入、吸着拡散、プラズマドーピング レーザードーピング											
	シリサイド形成技術	Coシリサイド			Niシリサイド			デュアルシリサイド					
	高速RTA	スパイクアニール (Xj<25nm) フラッシュランプアニール (1msec、Xj<16nm) 最表層アニール (1μsec以下、Xj<12nm)											
		RTP面内温度均一性: 1 <1%											
	プラズマ技術	表面反応計測技術、成膜機構ダイナミックス、平坦化技術											
		チャージアップダメージのモデル化及び測定法											
		選択性、形状 & 寸法制御性の向上: 化学/物理エッチングの制御法											
	エッチング技術	新材料のエッチング: Cu、Pt、IrO2、Ir、Fe、Ni、Low-k膜											
高・強誘電体 (基本コンセプト・実用化可能性実証、膜質との対応)													
低プラズマダメージ、高選択性													
CVD技術	エッチング機構のダイナミックス (高アスペクト比加工 HAC(High Aspect Contact), DT (Deep Trench) AR(HAC/DT): 16/81 17/91												
	Cu CVD、バリアメタルCVD												
	低誘電体CVD: 有機ポリマー												
		高・強誘電体CVD、上部電極CVD											

ロードマップ 2003

プロセス・デバイス分野 (B2-2: 最先端プロセス関連技術)

【I】 内産業界ニーズ順位

年 代		2004	05	06	07	08	09	10	11	12	13	14
プロセス技術 (実用)		90nm		65nm			45nm			32nm		
B 2 0 2	平坦化技術	チップ内平坦性 60nm		50nm			40nm			30nm		
	Cu Damascene平坦性 (Diching+Thinning) 40nm	30nm			20nm			10nm				
【I】	リソグラフィ技術	CMP以外の平坦化技術の提案・実証										
		EB露光補正技術 (縮小投影、近接効果)										
		縮小投影露光散乱モデリング/シミュレーション技術										
		レジスト現像モデル、EUVレジストモデル										
		新レジストモデル										
B203 プロセスシミュレーション技術 【II】	高精度3DSim											
	高精度モンテカルロ・イオン注入、Kinetic-MonteCarlo・拡散											
	欠陥・応力・表面状態と拡散の相互作用解明・高精度応力シミュレーション技術											
	RTA不純物拡散											
	分子反応モデリング(気相・表面・表面核発生)・データベース構築											
	プロセスインテグレーション対応の高精度原子レベルモデル											
	装置シミュレーション (プラズマ、気相)											
	材料シミュレーション (High-K材料など)											
B204 洗浄・表面クリーン化技術 【III】	ドライクリーニングによる表面金属除去: 汚染量 1E9/cm ² レベルの実現											
	ケミカルコンタミネーションフリー環境の実現											
	新規洗浄技術 (超臨界洗浄: CO ₂)											

年 代	2004	05	06	07	08	09	10	11	12	13	14
プロセス技術 (実用)	90nm		65nm			45nm			32nm		
B301 計測・モニター技術 【III】	測長精度 (測長SEM) 0.005 μm		0.0035 μm			0.0025 μm					
	最小欠陥寸法 (欠陥モニター) 0.05 μm		0.035 μm			0.025 μm					
	膜厚モニター: 膜厚測定精度 0.025nm										
	微小領域の計測: 組成、結合状態、機械的強度										
	3次元形状計測(リセス、粗さ): 精度 0.1nm、角度計測精度 0.5°										
	ウェハー内部微小欠陥の3次元分布計測技術										
	In-situモニタ技術、On-Waferモニタリング										
B302 歩留まり解析技術 【III】	パーティクル成分分析技術 0.05 μm		0.035 μm			0.025 μm					
	微小領域発光、熱解析 0.1 μm		0.07 μm			0.05 μm					
	デバイス統合歩留まり予測システム (不良解析技術の効率化、特性歩留まり及びプロセス起因歩留まりのモデル化、SOC対応歩留まりモデル)										
B303 プロセス分析 ・評価技術 【II】	金属汚染の高感度評価技術: 1E8/cm ² 以下、金属・有機・イオン汚染の2次元・3次元高感度分布評価技術										
	0.1 μm以下のドーパントプロファイル評価技術、キャリア分布評価技術、2次元・3次元分布測定技術										
	定量化技術 (ベンチマーキング法) 膜応力、密着力等										
	微細孔観察技術(トップ、ボトム)		0.035 μm開孔			0.025 μm開孔					
	温度計測(in-situ): 3msec以内 < 3		1msec以内 < 2								

ロードマップ 2003

プロセス・デバイス分野 (B3-2: プロセス・デバイス共通技術)

【】内産業界ニーズ順位

年 代	2004	05	06	07	08	09	10	11	12	13	14
プロセス技術 (実用)	90nm		65nm			45nm			32nm		
B304 環境・安全技術 【Ⅲ】	新材料、新技術導入にあたっての安全・環境の計測・評価・予測手法										
	材料の回収(PFC)、再利用										
	鉛フリー技術										
B306 ウェハー材料 ・評価技術 【Ⅲ】	Siヘテロ接合技術 : SiGe等										
	SOIウェハー (低コスト、均一性、高品質) BOX膜欠陥<0.03個/cm ² 、SOI層欠陥<0.01個/cm ²										