

コンソーシアムにおける価値創造

株式会社ルネサス テクノロジ

相談役 長澤 紘一

2006/07/07 STARCフォーラム2006

目次

1. 半導体産業の変化

1.1 マーケットの変化が求める技術の方向

コンピュータ ⇒ デジタル情報家電 ⇒ ユビキタス

1.2 生産技術の高度化・複雑化

微細化 ⇒ 微細化の物理的限界/複雑性の増大

1.3 マーケットの変化に対応する設計技術の課題

汎用メモリ ⇒ カスタムオリエンテッド/多様化

2. 日本企業の研究開発力の弱体化

自前主義 ⇒ 産官学連携

3. コンソーシアム活動への期待

4. 日本半導体産業の競争力強化へ

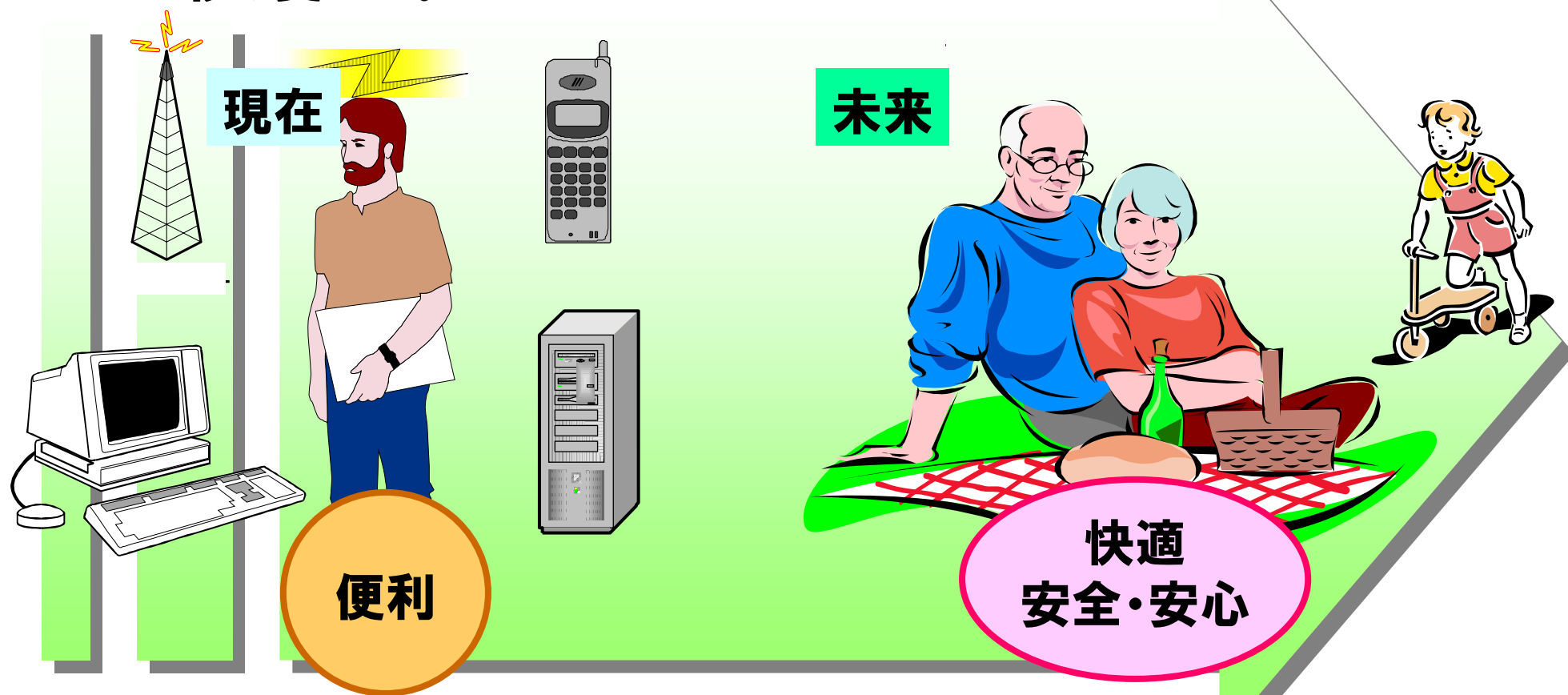
1. 半導体産業の変化

1.1 マーケットの変化が求める技術の方向



高度情報化社会から安心・快適社会へ

- 今後、高齢化および成熟社会化による社会環境や個人生活の変化に対応して「利便性」から「快適・安全/安心」へとニーズが移り変わる。



Foreground から Background へ

■ ユーザが意識せずとも安心／快適さを享受できる環境へ

何でも機械と対話



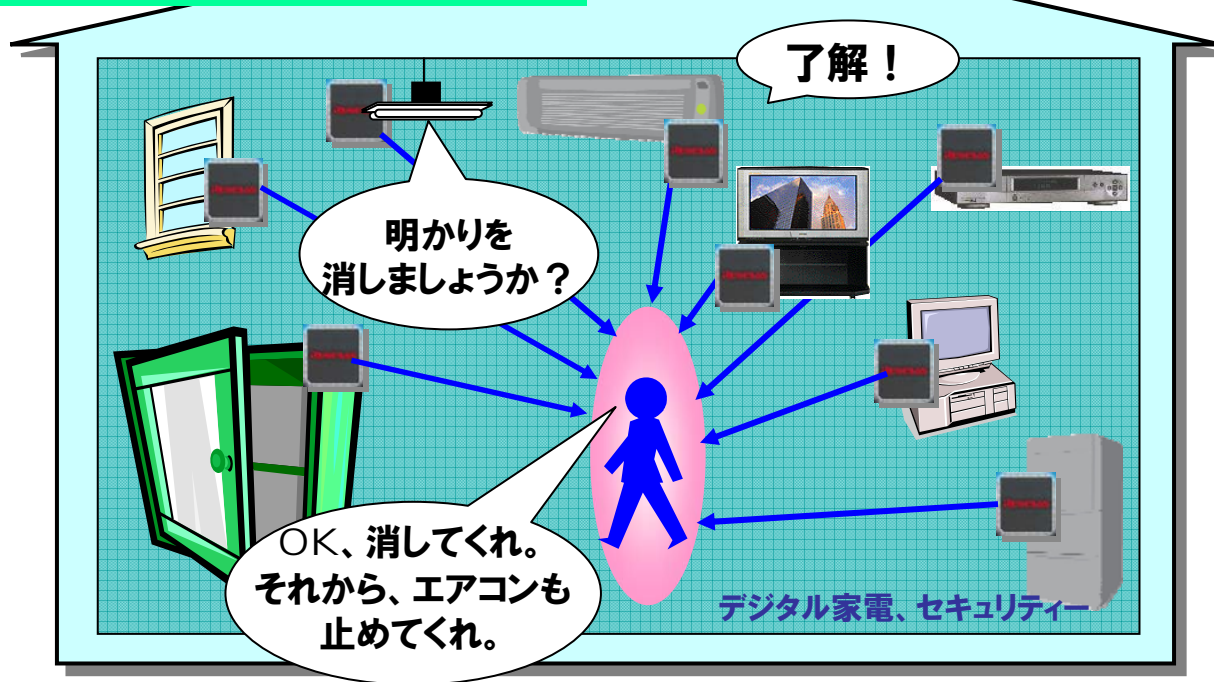
生活を支援する機械の
存在を意識しない



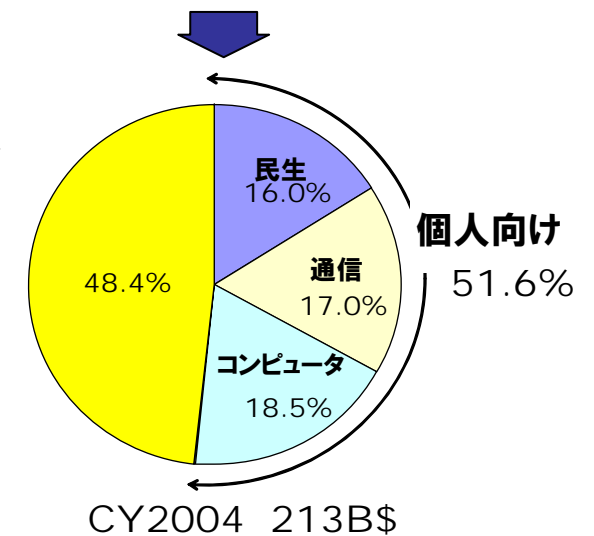
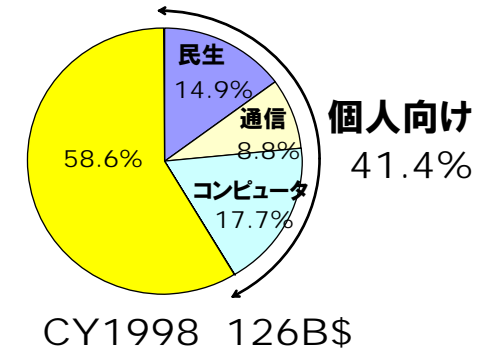
ユビキタスネットワーク社会の到来

—電子機器は産業用ユースから個人ユースへ—

電子機器が家庭や個人環境の安心・快適をサポート

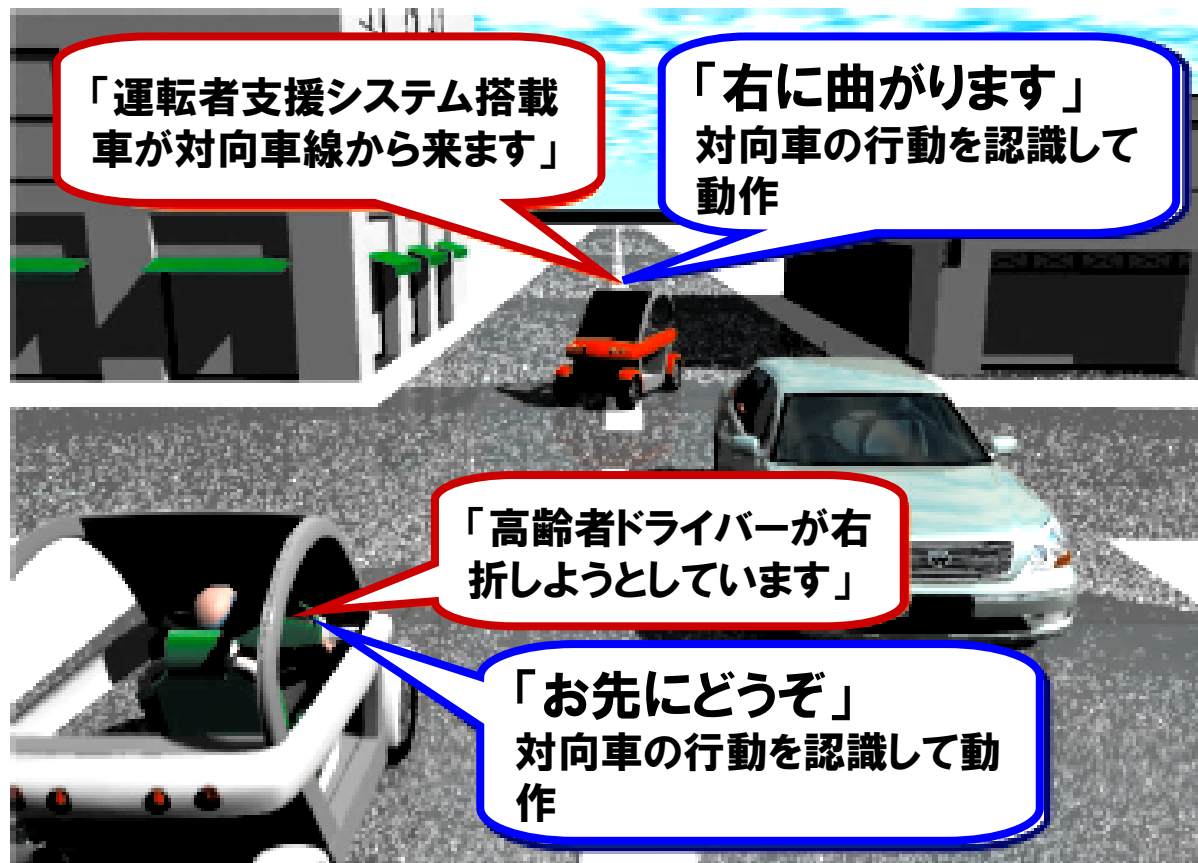


マイクロチップが、窓や壁などに埋め込まれ無線LANを介して、室温制御や安全モニタを実行



半導体の個人向け用途の比率は上昇

高齢者向け高度運転支援システム



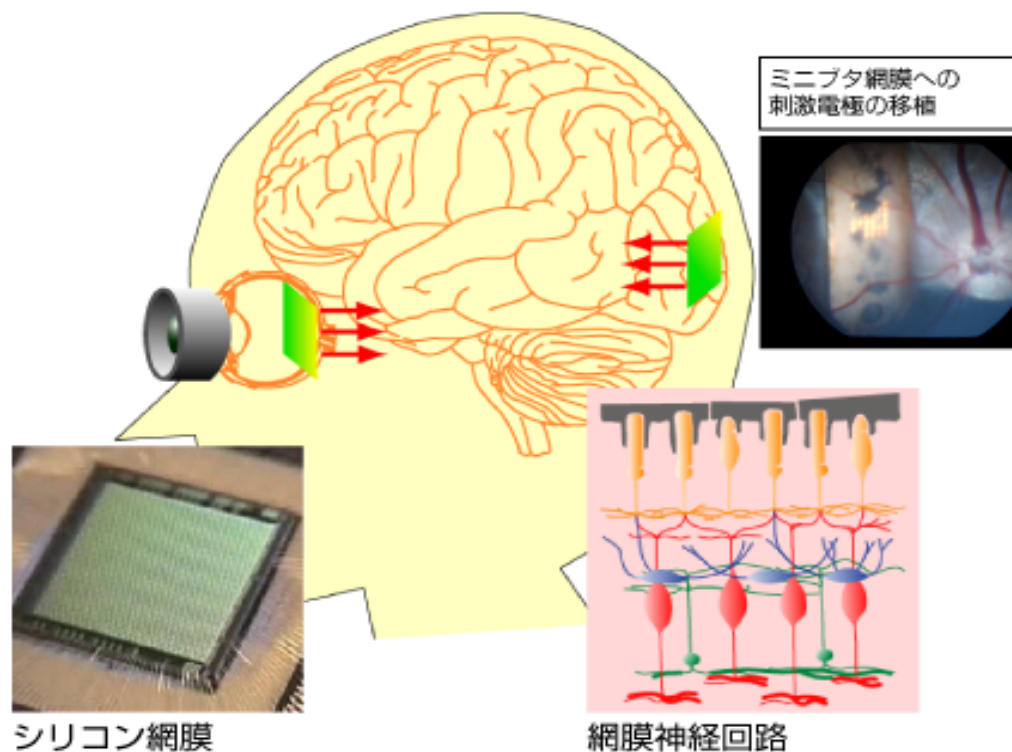
自立・協調型運転者支援システムの例

NEDO Newsletter(No.2 Winter 2005)を日本語化

快適生活に向けた介助システム

シリコン・アイ

ロボットスーツ



大阪大学臨床医工学融合研究教育センター

<http://www.mei.osaka-u.ac.jp/r01/stu/med.html>

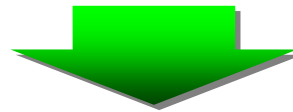
筑波大学 大学院 システム情報工学研究科
山海研究室 HAL(Hybrid Assistive Limb)

<http://sanlab.kz.tsukuba.ac.jp/>

応用分野の広がりへの課題

1. 安くする技術の壁・・・微細化の限界
2. 個人向けコンテンツサービス事業の拡大
3. セキュリティ技術

- ネットワークを意識しないネットワーク
- 誰にでも使えるインターフェース
- 低消費電力で高速
- センサーネット



従来の半導体デバイス技術の枠を超えた、
新たな技術の創出と融合が求められる

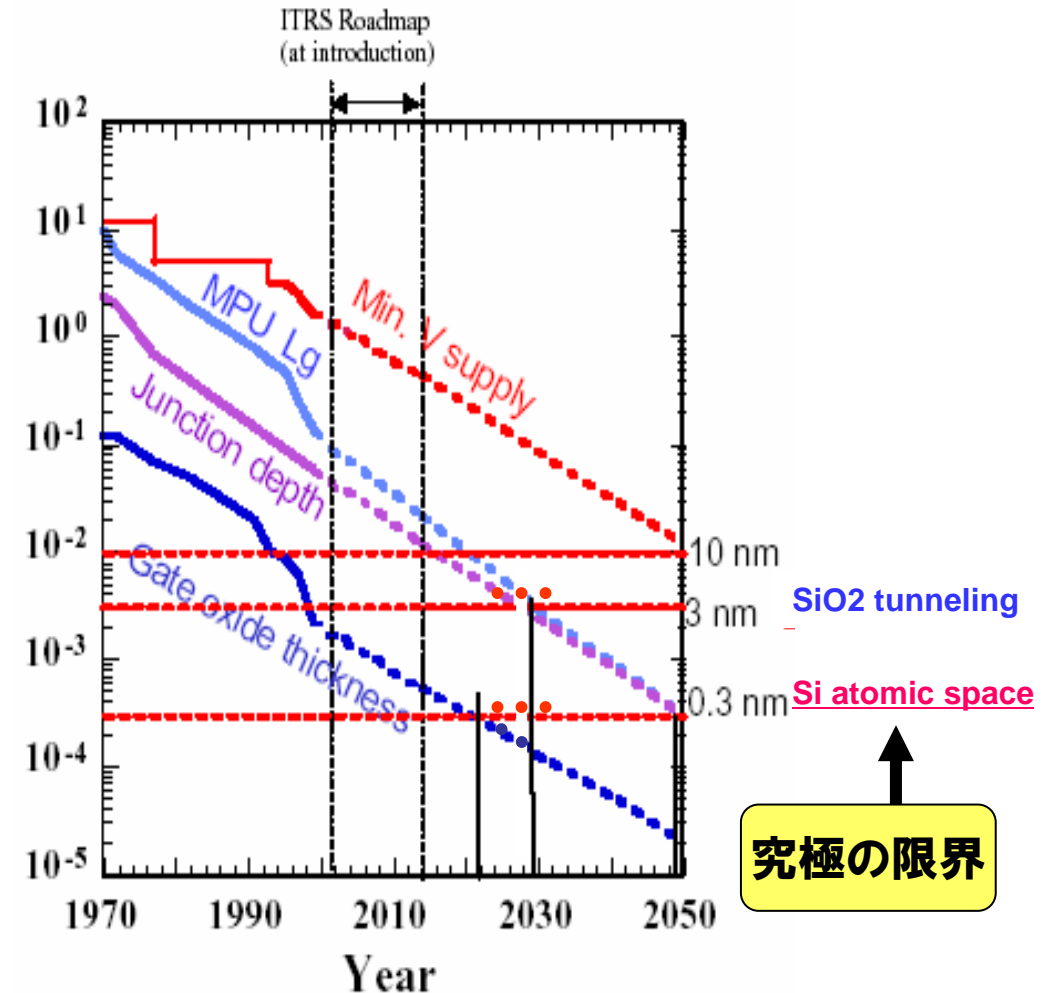
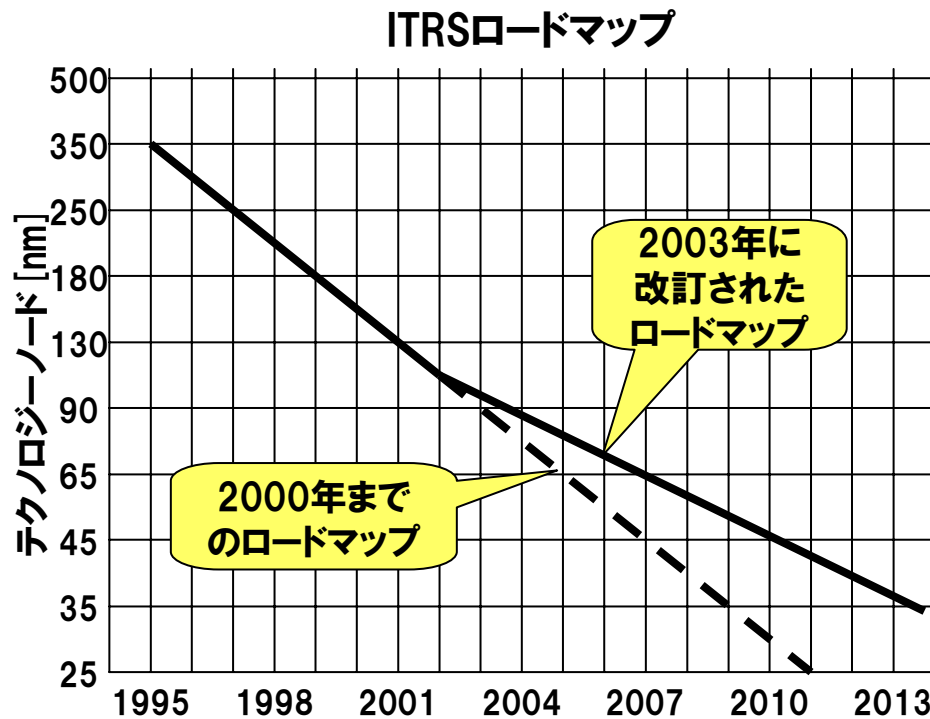
1. 半導体産業の変化

1.2 生産技術の高度化・複雑化



限界に近づくCMOS微細化

- ITRSロードマップは、Mooreの法則にもとづく微細化のペースを2003年にスローダウン



出典：岩井教授 2002 STARC Symposium

古典的比例縮小則の終焉

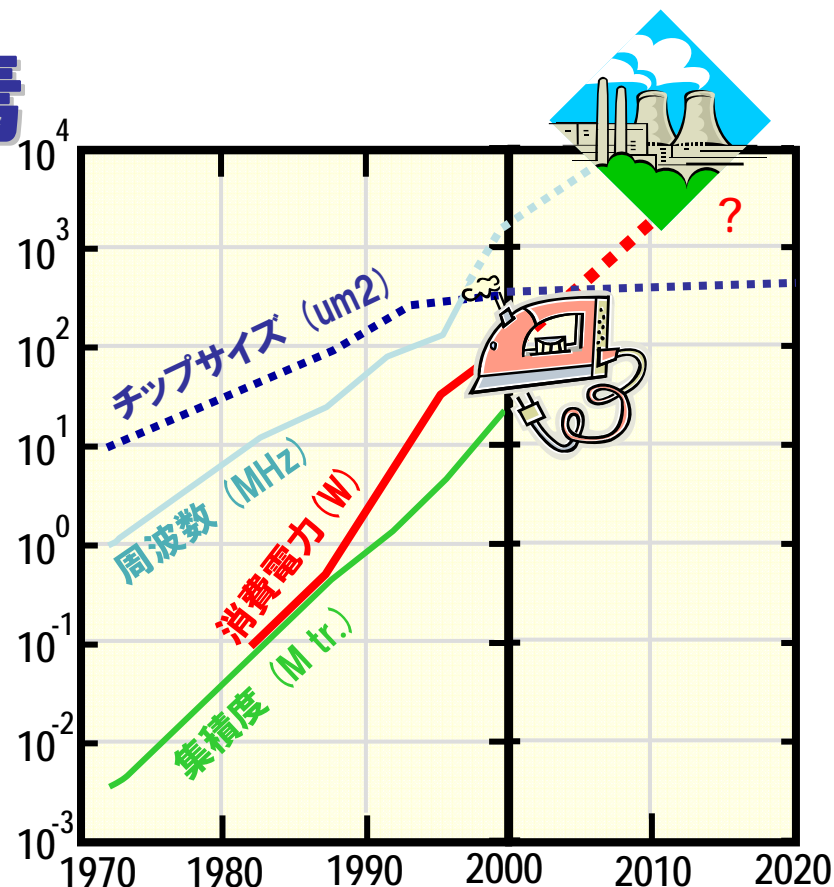
■ 古典的な比例縮小則は消費電力の面から限界

■ ゲート酸化膜が比例的に縮小されなくなり、電源電圧が比例縮小からはずれてきた

■ 最先端MOSデバイスのゲート酸化膜は1.2nm程度

= 原子層にしてわずか5, 6層

→ たった1個の原子の欠陥によりリーク電流は100倍

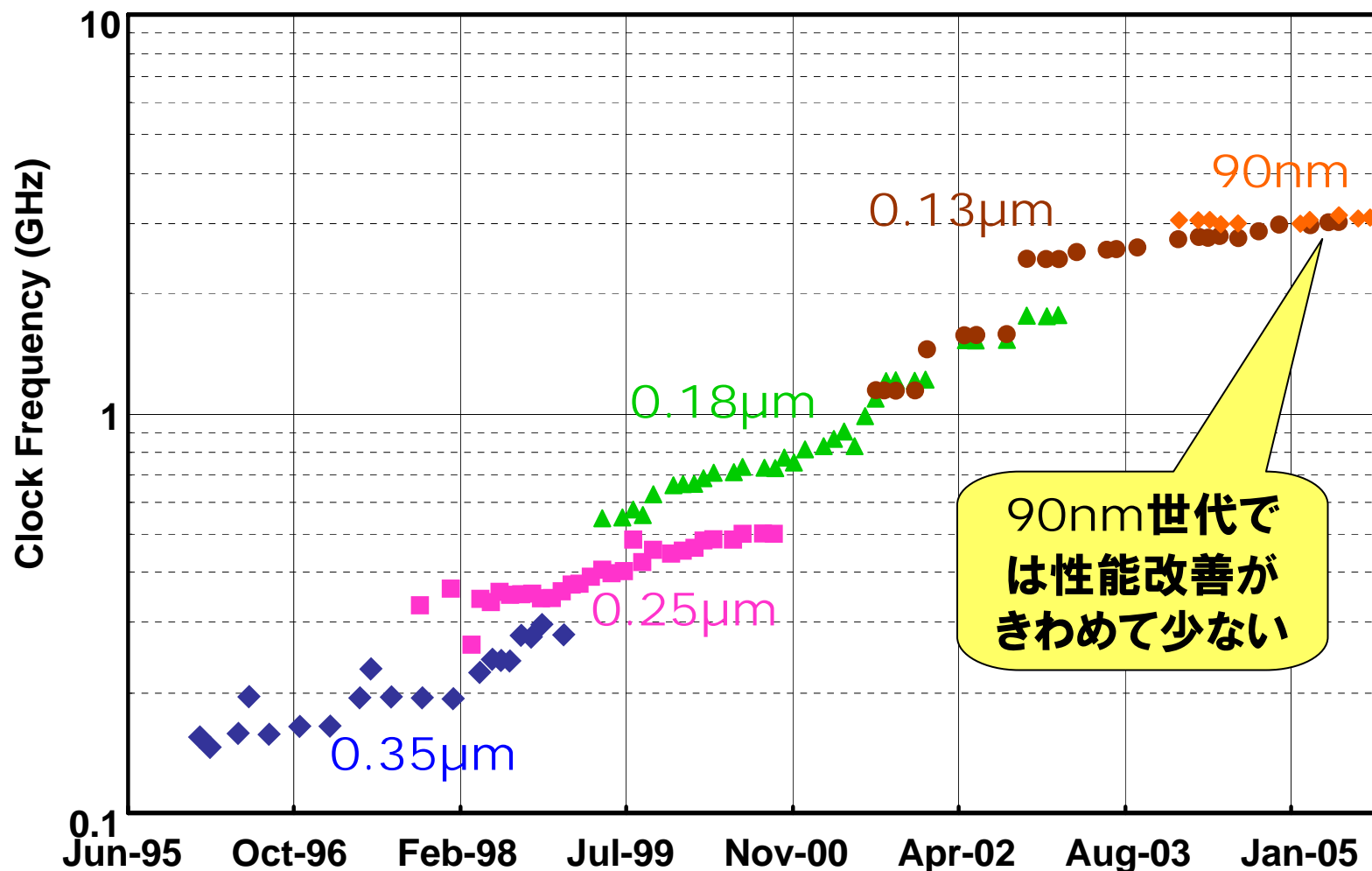


- 2001~several 10W/cm² **アイロン**
- 2006~several 100W/cm²
- 2010~several kW/cm² **原子炉**
- 2016~several 10kW/cm² **太陽**

(Intel, IEDM2001, 2001年12月)

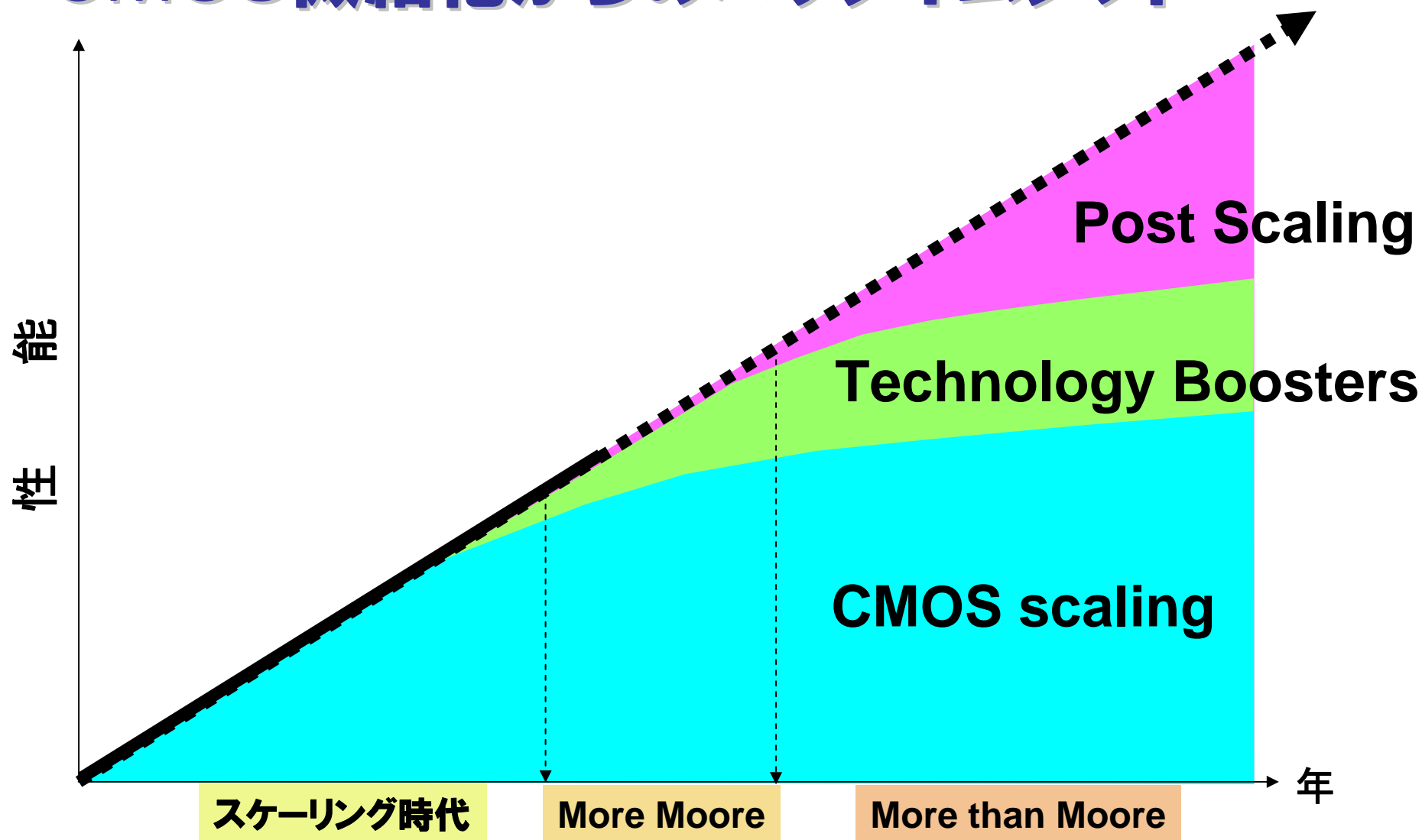
微細化による性能改善も頭打ち

Intelマイクロプロセッサの平均動作クロック周波数

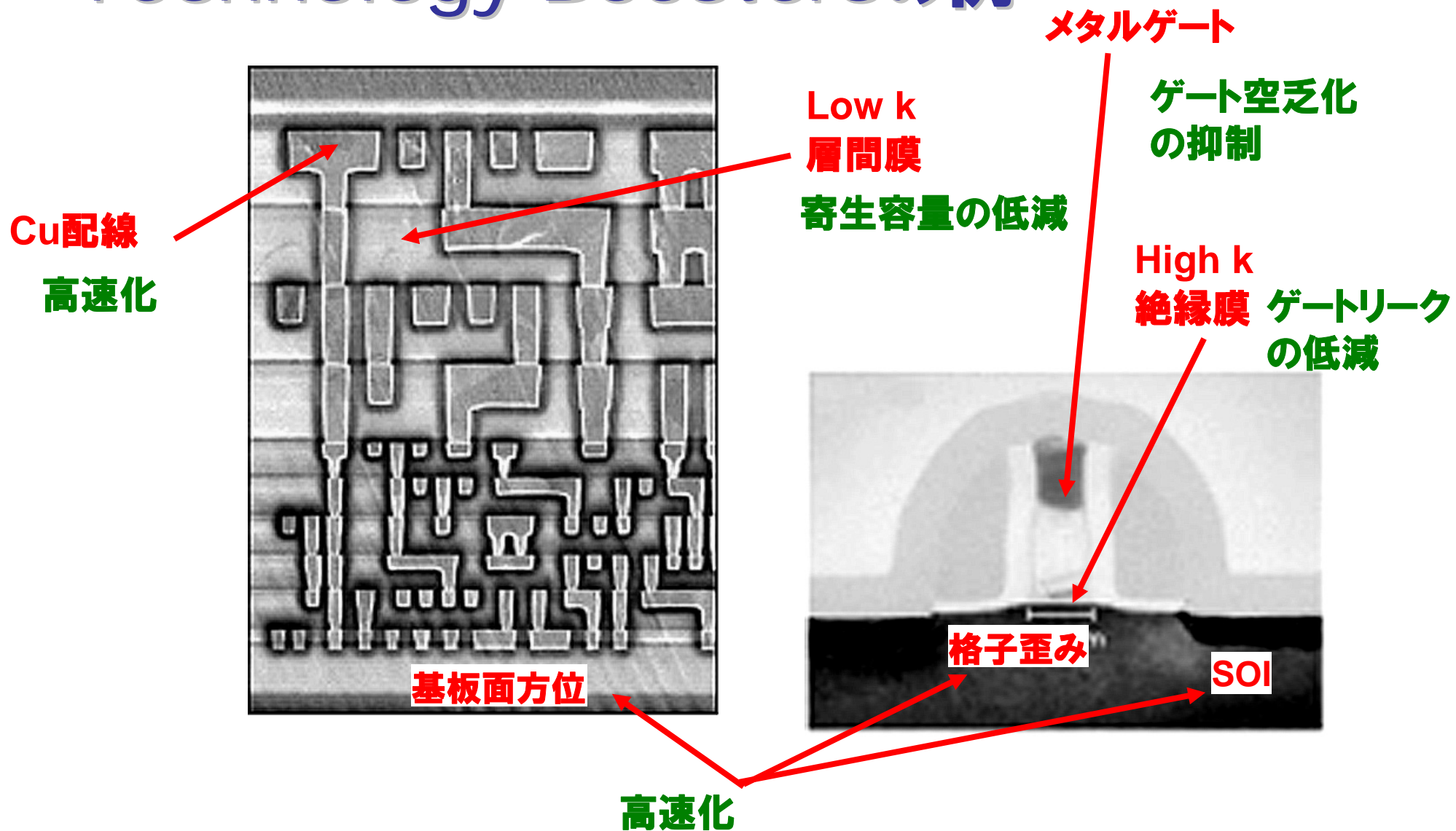


(K. Flamm, University of Texas at Austin, 2006年1月)

CMOS微細化からのパラダイムシフト

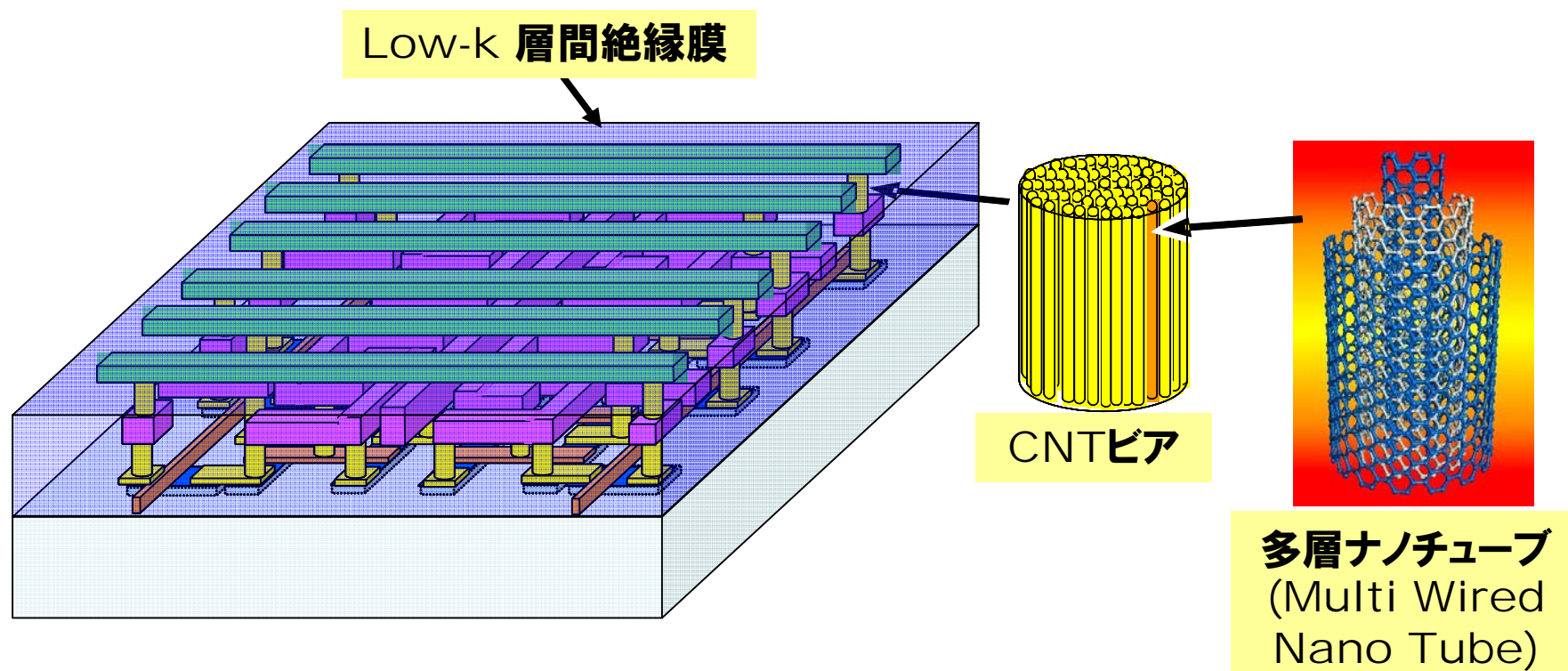


Technology Boostersの例



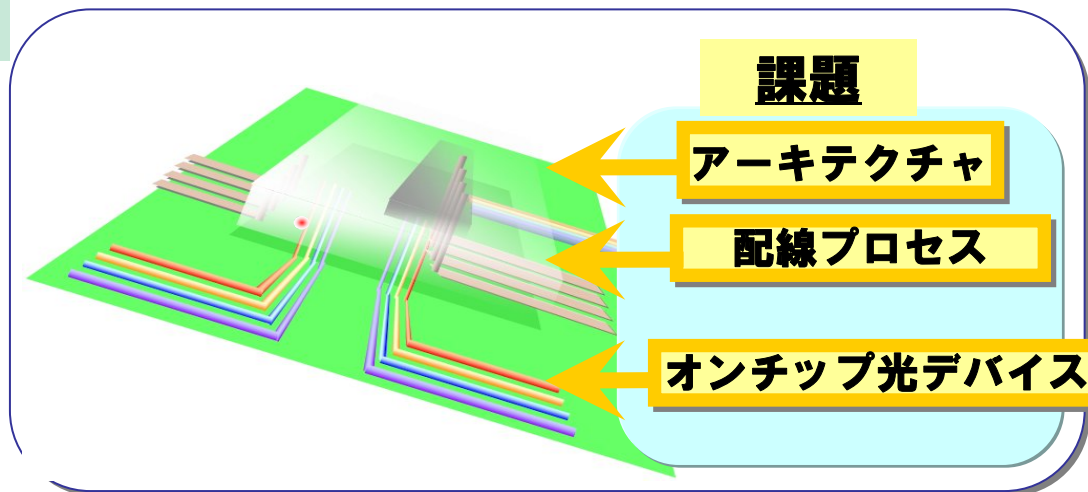
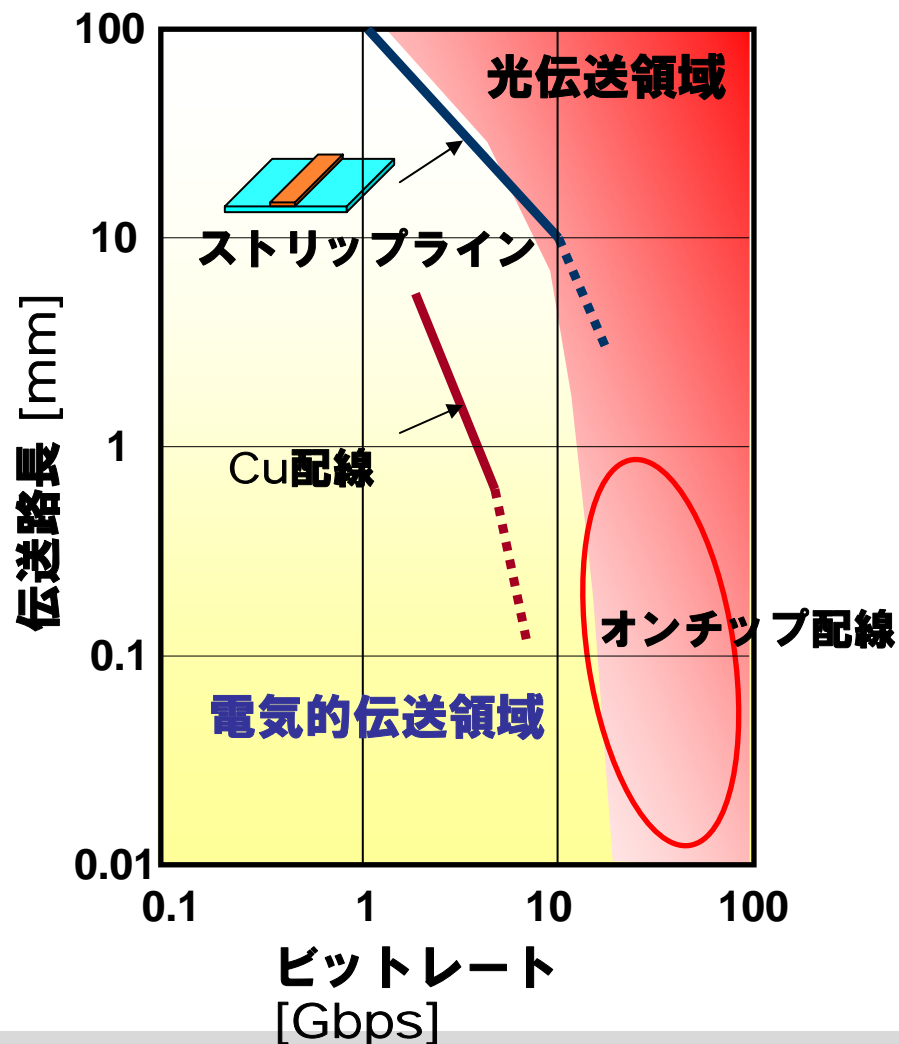
Post Scalingへの取組み(1)

CNTインターコネクト



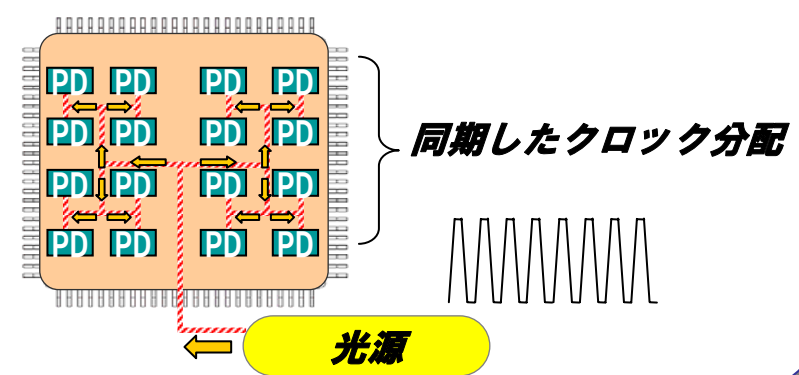
Post Scalingへの取組み(2)

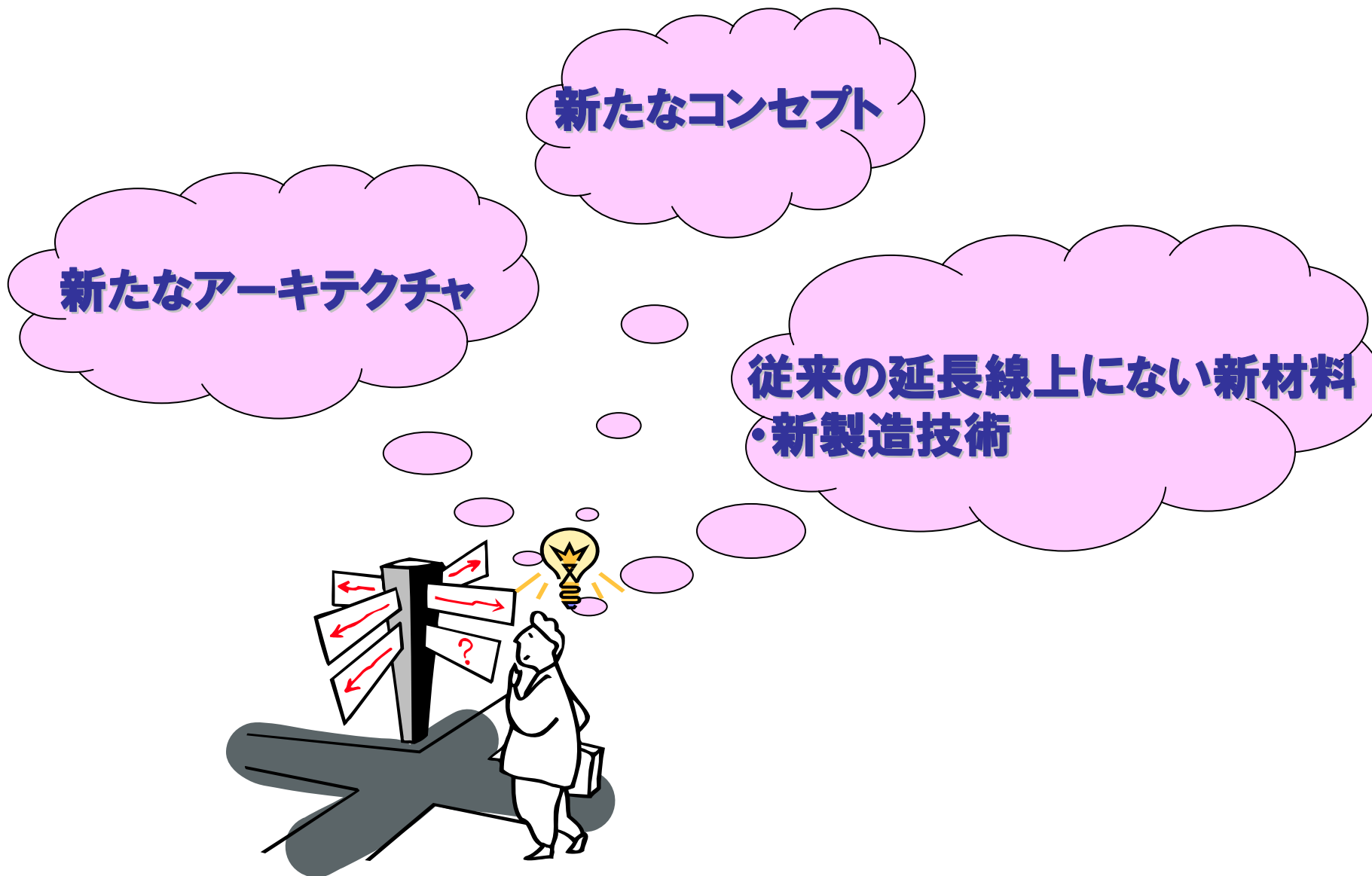
オンチップ光インターコネクト



Ex: オンチップクロック配線

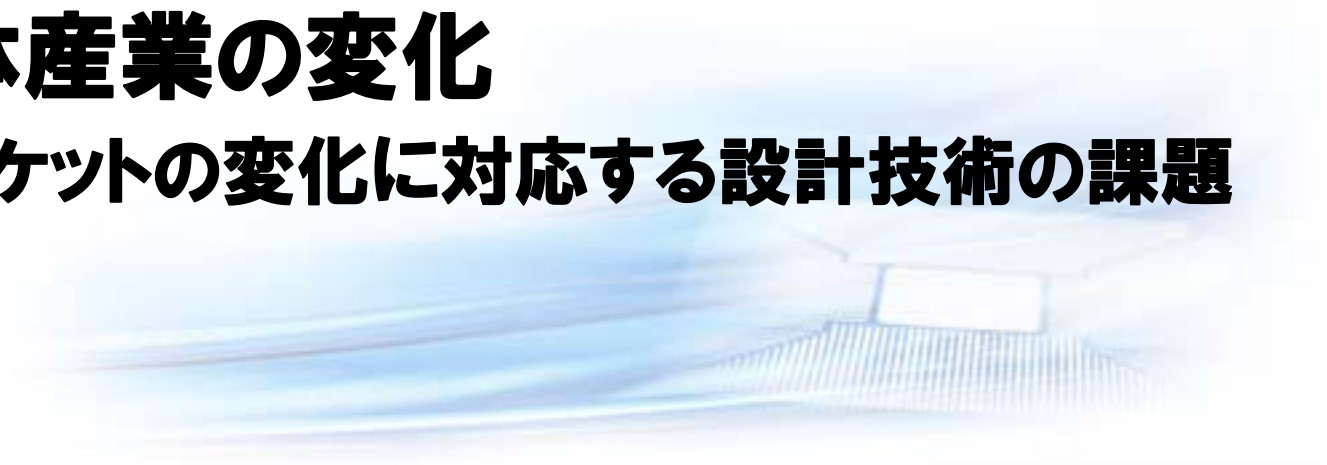
✓ オンチップフォトダイオードクロックシステム





1. 半導体産業の変化

1.3 マーケットの変化に対応する設計技術の課題



アプリケーションの多様化



コンピュータを中心とした
「性能向上」「数量拡大」

多様性



小型・薄型

消費電力

使い捨て

アンコンシャスなI/F

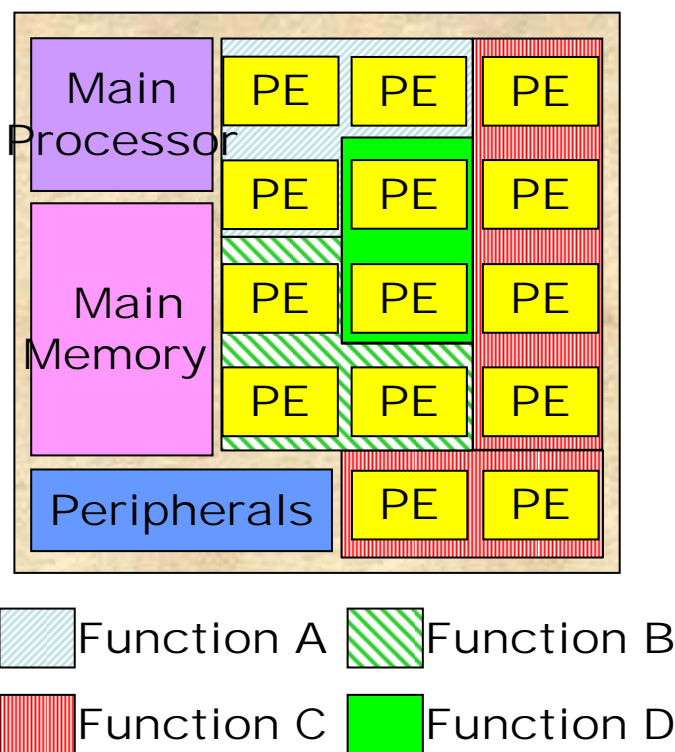
カスタムオリエンテッド
=多品種少量, 短寿命

設計・プロセスのプラットフォーム化
歩留りの早期向上

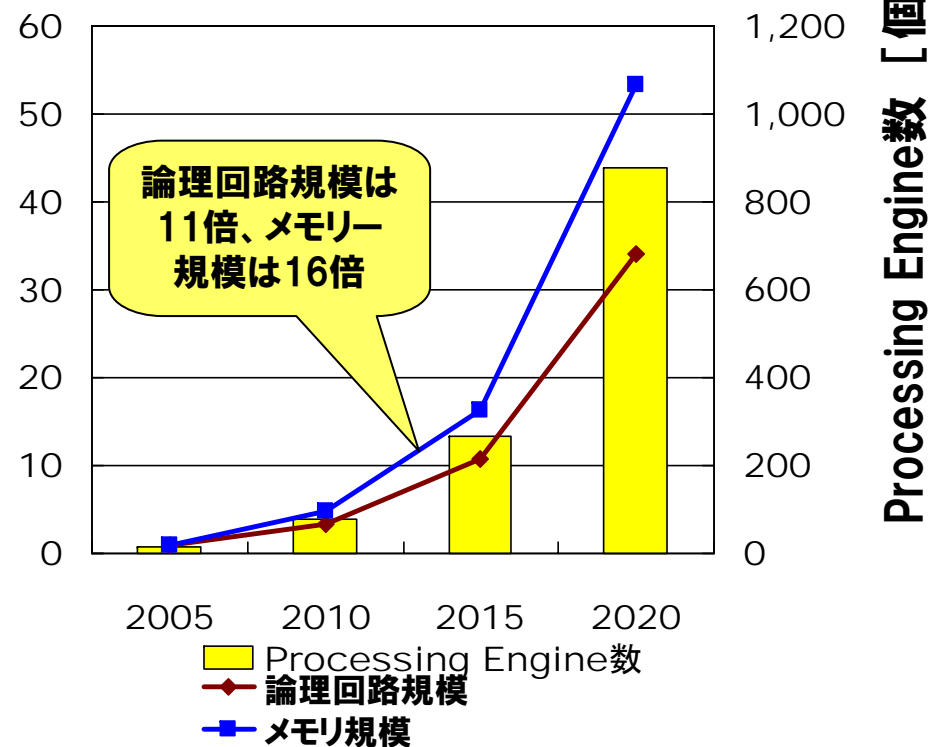
設計複雑度の将来予測

- 高性能化、低消費電力化などのため、SoCはマルチ・コア化が進展。
- 2015年には1チップの回路規模が2005年の10倍、Processing Engineの数は200個を超える。
 - ➔ 設計環境や設計メソッドの絶え間ない改革が必須。

マルチ・コアSoCのチップイメージ



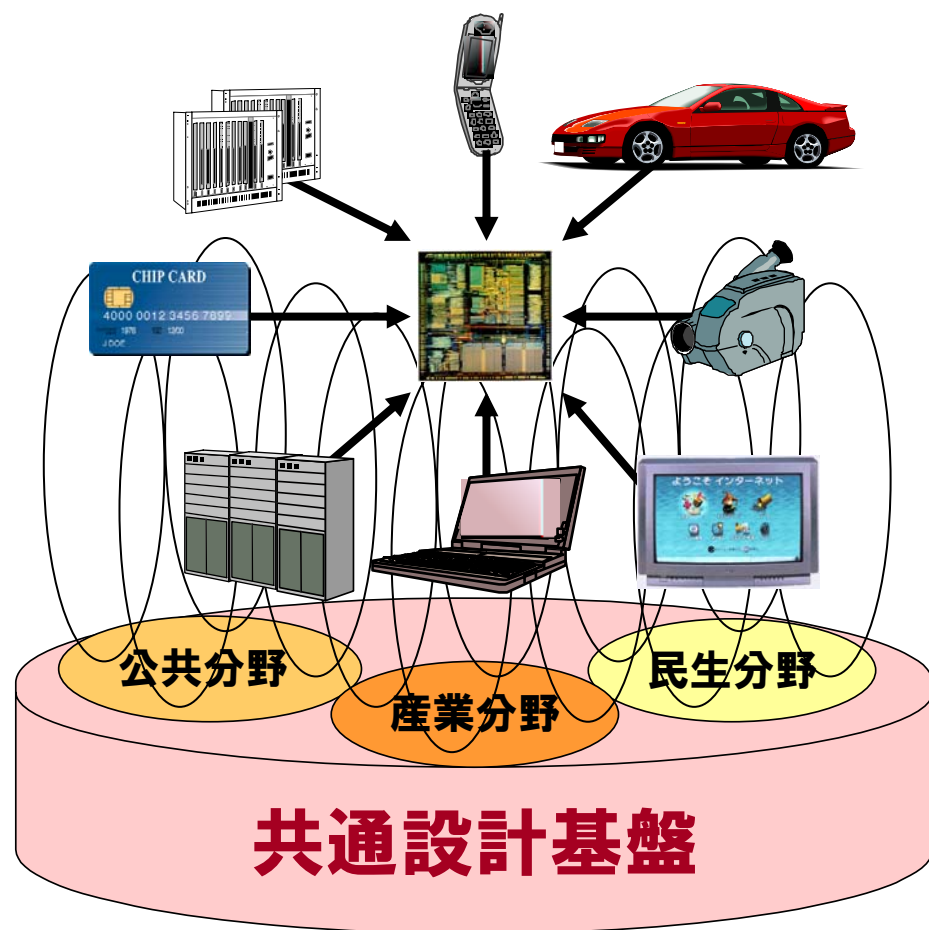
論理回路規模、メモリ規模
 (2005年を基準に正規化)



(JEITA/STRJ、2005年12月を元に作成)

プラットフォーム化の必要性

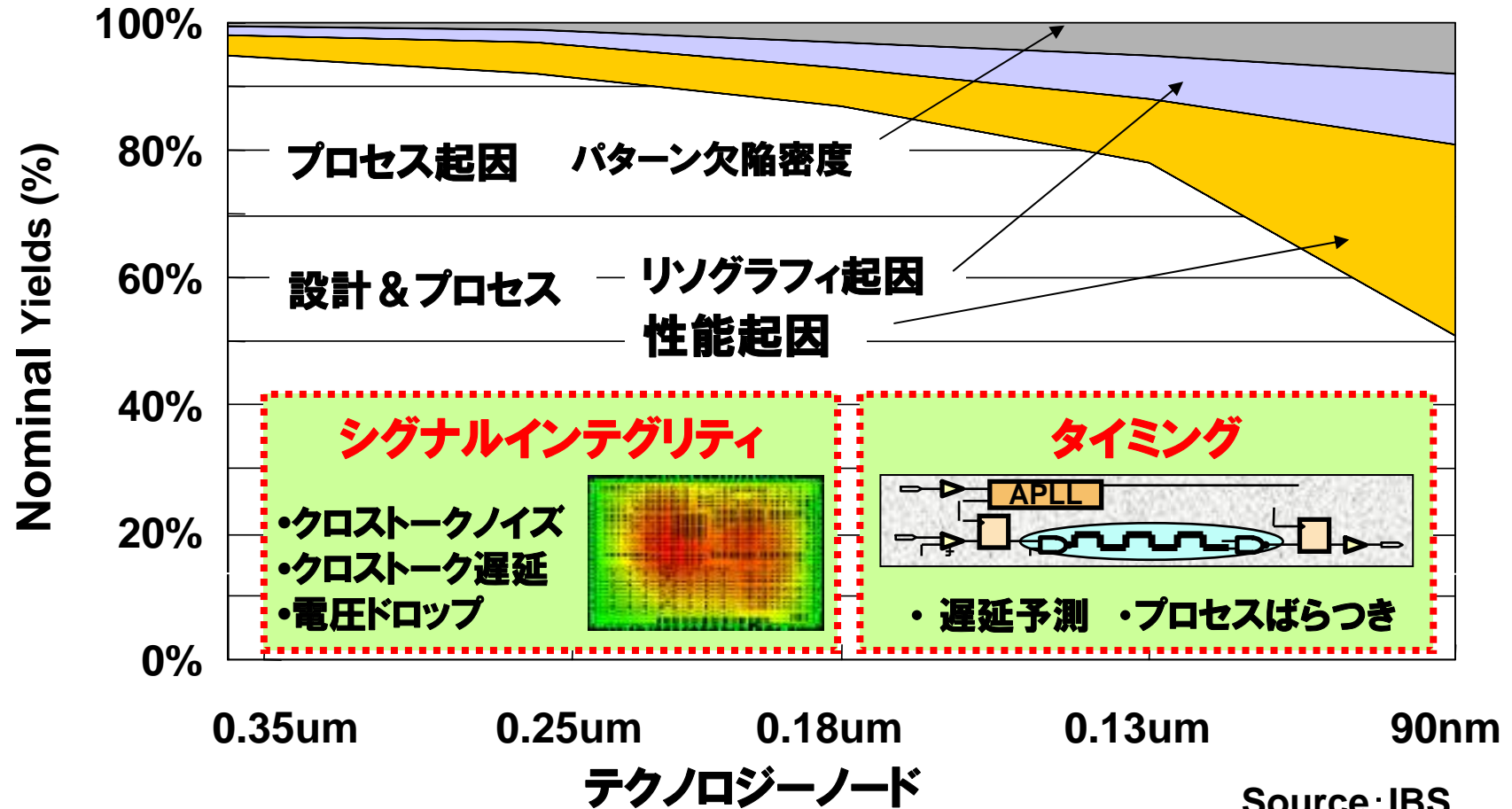
- SoC設計の業界共通プラットフォーム化の価値が急激に増大



マーケット分野別設計環境
■ 各企業は差異化領域に注力

協業のメリットが高い
■ 開発のコストシェア
■ 標準化の推進

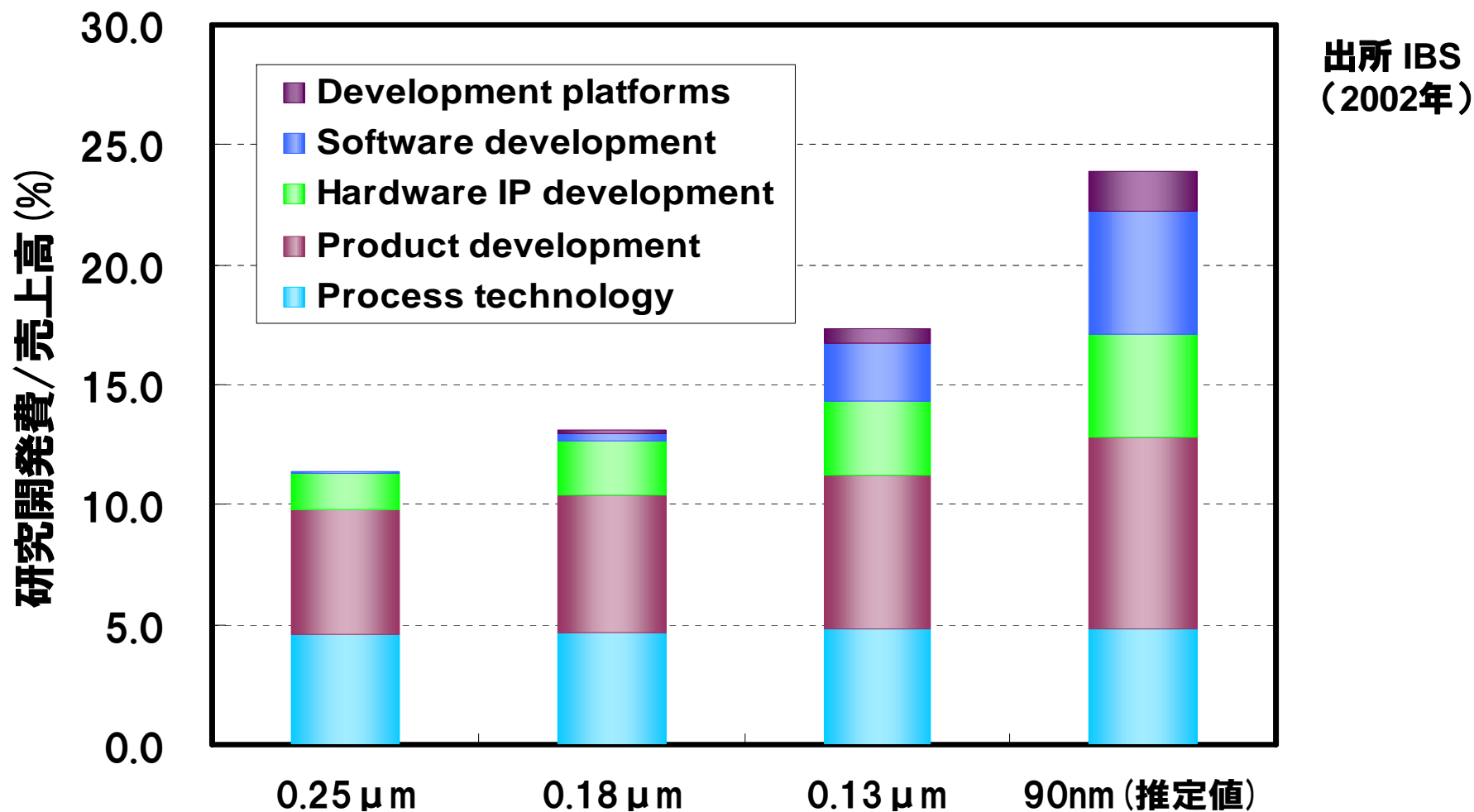
プロセスと設計の協調



■ 90nmノード以降，設計とプロセスに起因した性能不良が顕在化し，プロセス・設計協調(DFM)が不可欠になる

デザインルール別研究開発費比率(対売上)

■ 最先端テクノロジーに必要な開発投資の増大(特にソフト)

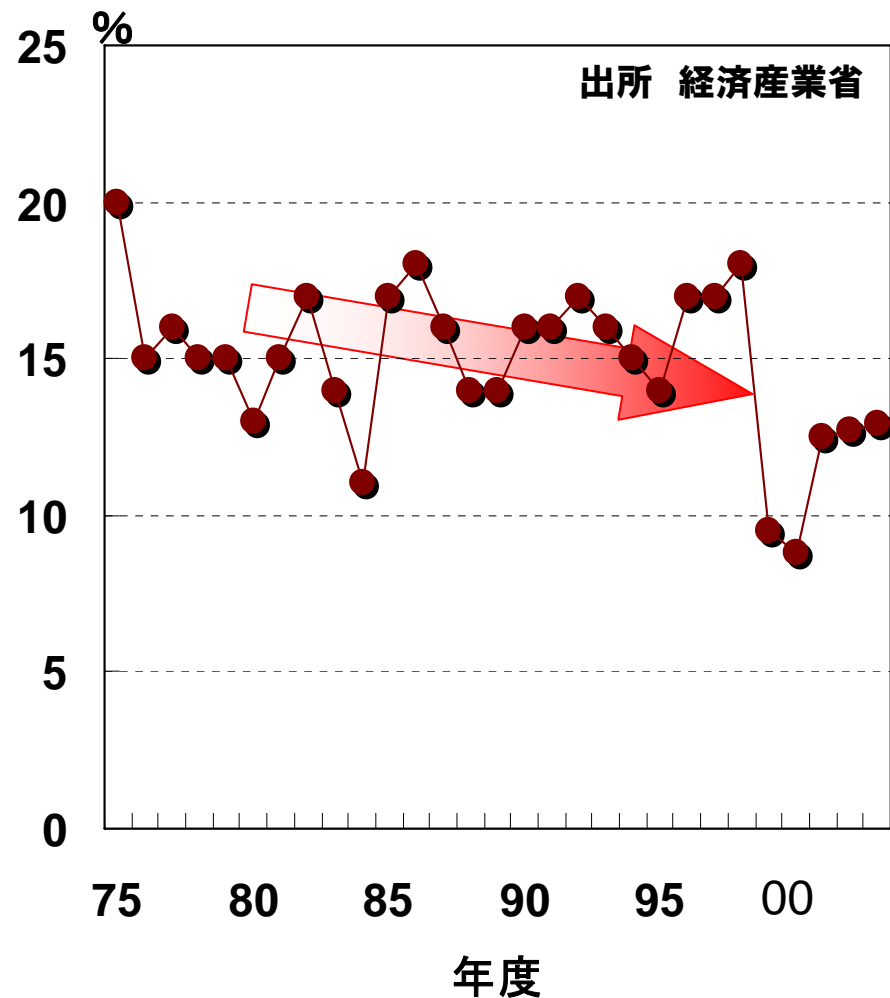
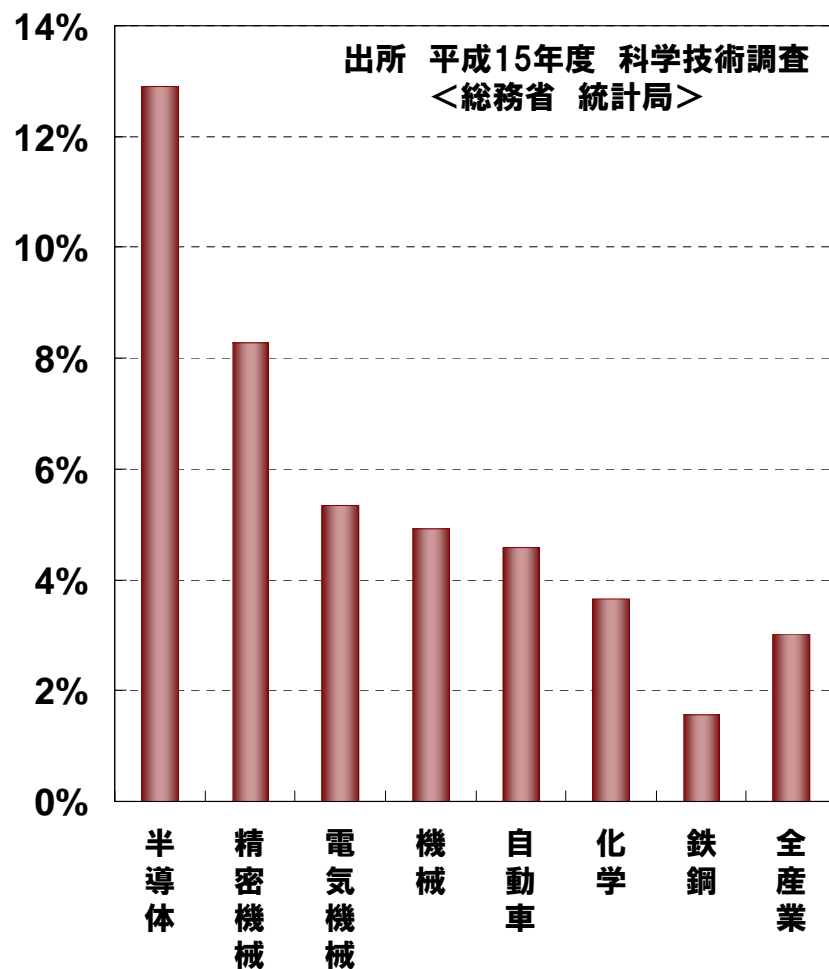


2. 日本企業の研究開発力の弱体化



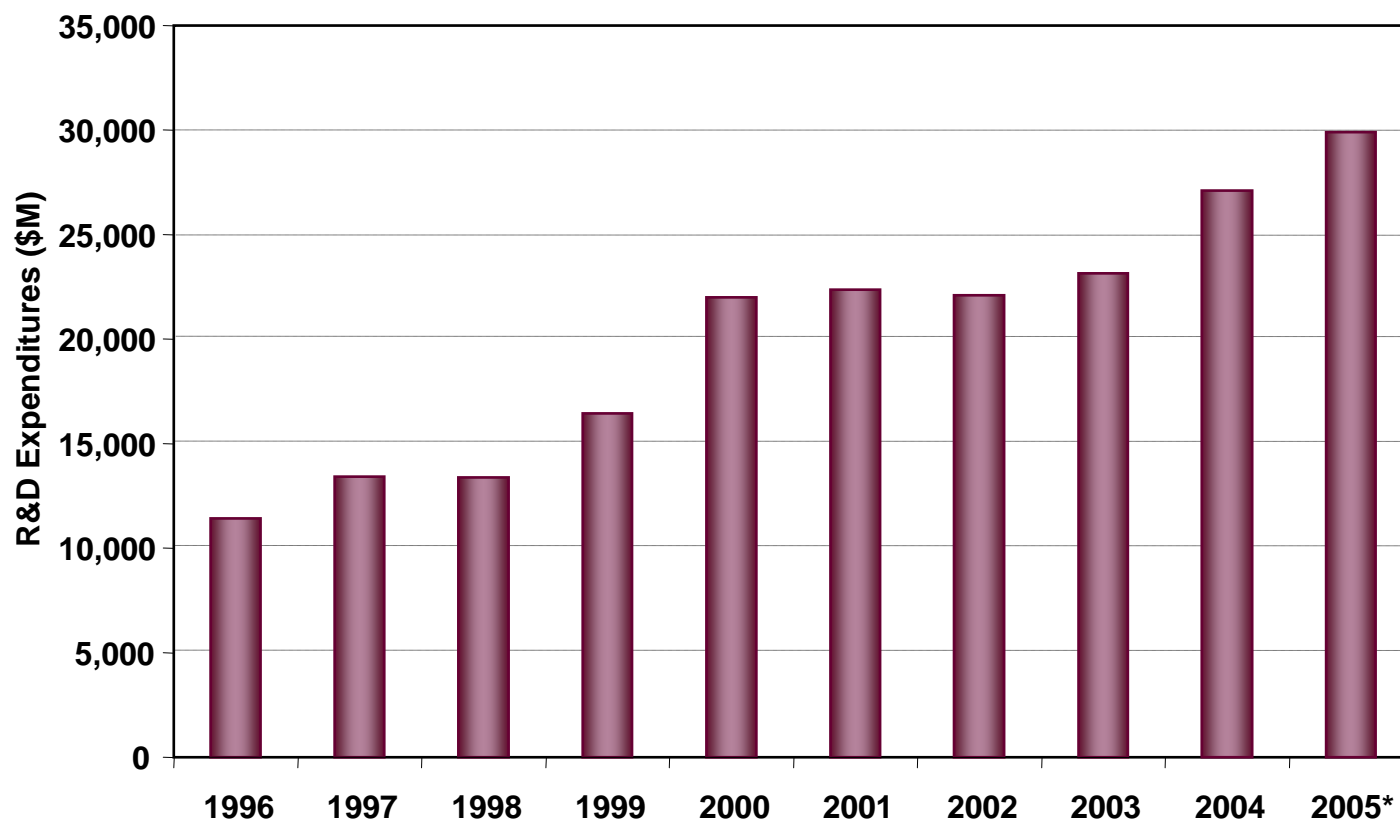
他製造業に比べて高いR&D費用

■ 売上高比 10%超, 但し, 最近は低下傾向



業界(世界)全体のR&D投資は3兆円を超える!

- 増大する複雑性に対処するためには一層の協業が必要



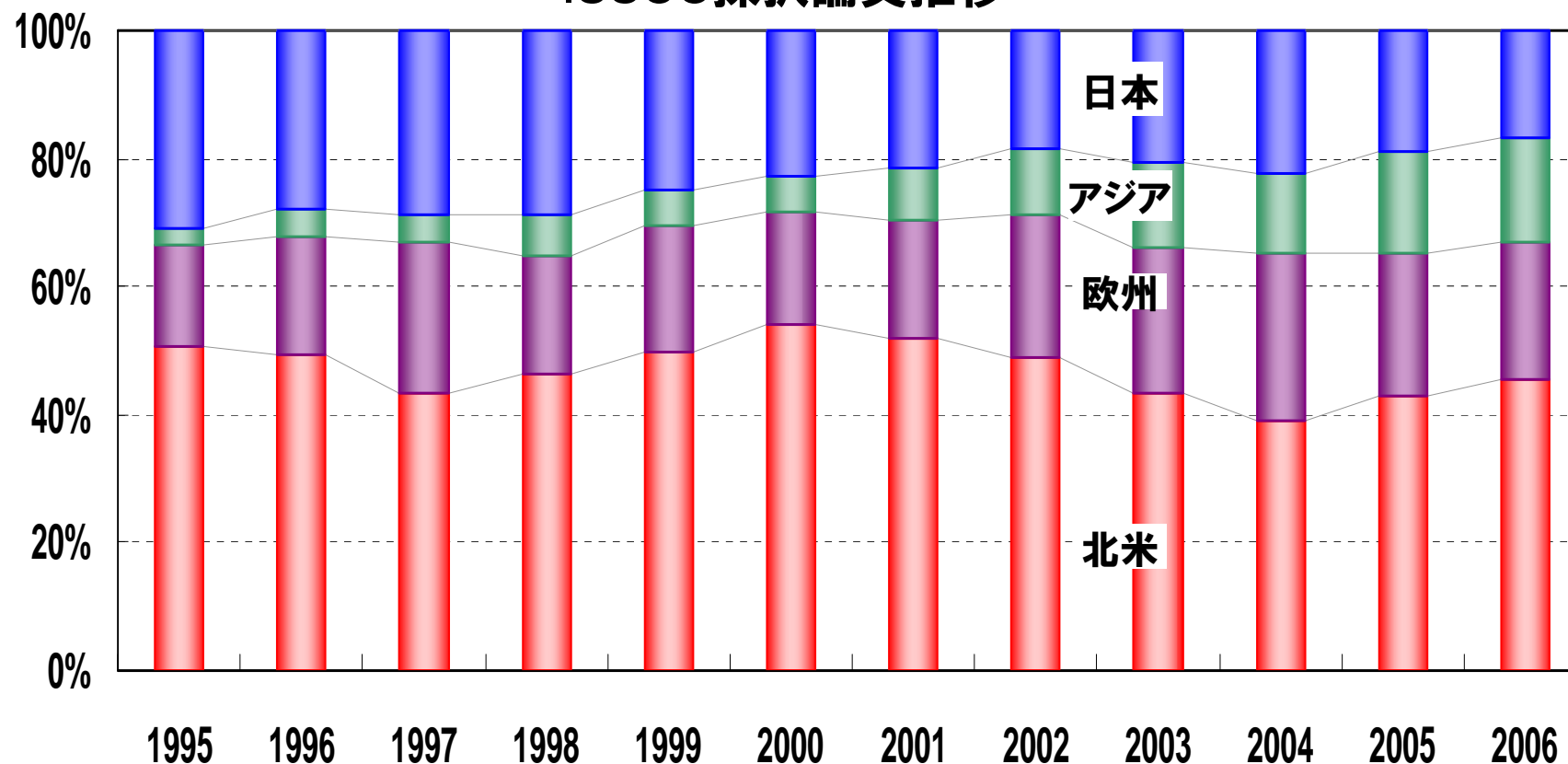
*Estimate.

Year
(International Business Strategies, Inc., 2005年4月)

国際学会に見る日本企業の基礎力低下

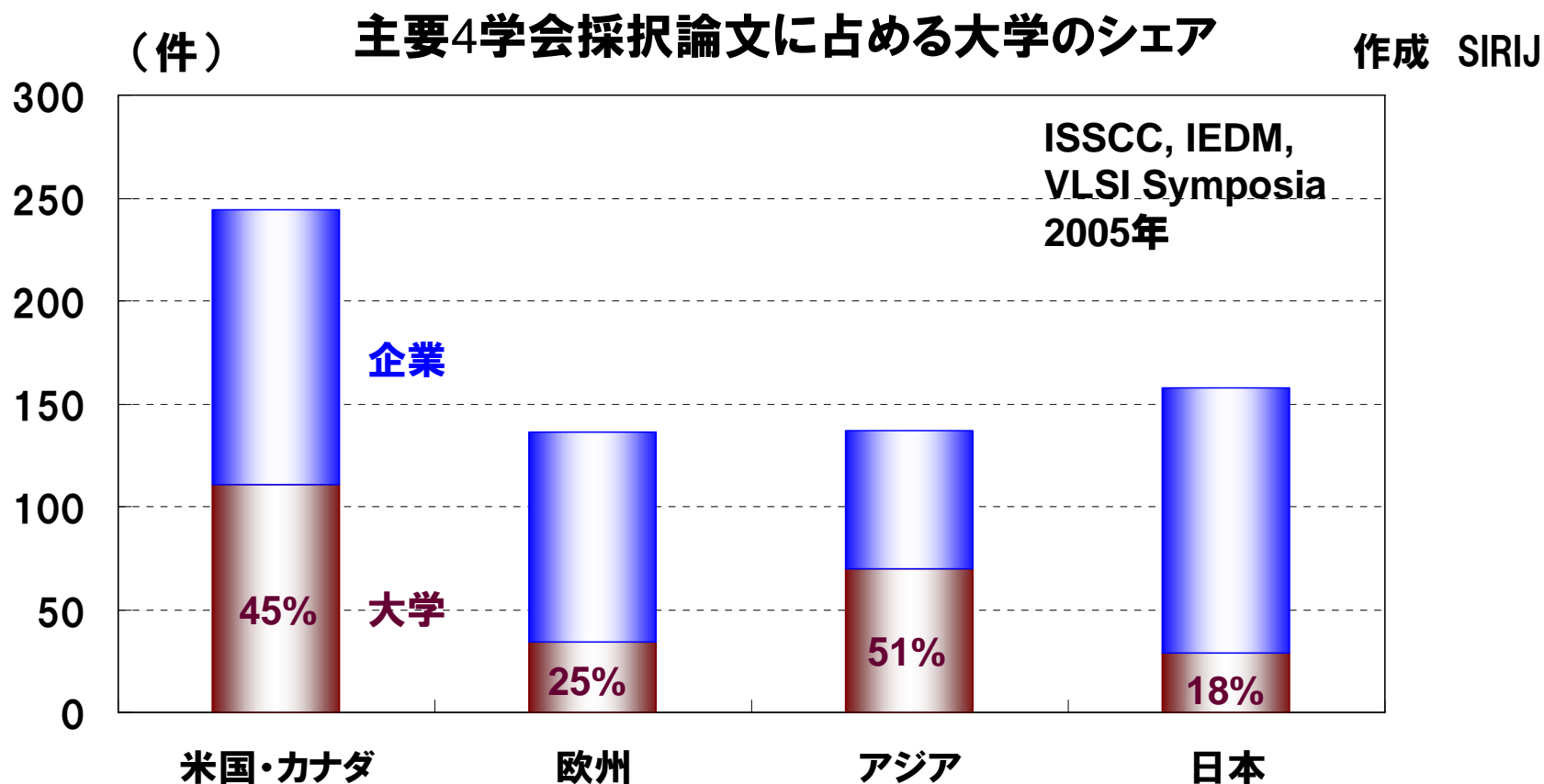
- これまで半導体の基礎研究を担ってきた各企業のアクティビティが低下
- ISSCC, IEDMなど主要国際学会の論文シェア低下, アジアの急台頭

ISSCC採択論文推移



各極で進む産官学連携

- STARCの努力による大学でのシリコン研究の活発化, MIRAIプロジェクトなどにより連携は進んだが, 更なる活性化を期待



3. コンソーシアム活動への期待



新たなコンセプト、新たなデバイスが求められている

設計抽象度の高位化

C言語
C++
System C
(記述量=1/28)

```

x=idata_a_t+idata_b_t;
letl_g_t=letl_e;
if(letl_g_t){
  idata_d_t=idata_d;
  edata_y_t=x+idata_d;
}else{
  edata_y_t=2*x;
}
    
```

動作合成

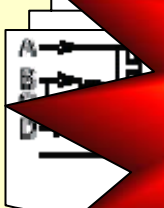
RTL
(Verilog HDL)
(記述量=1/4)

```

assign edata_yout=adder_input+adder_input2;
always@(edata_in or x_val)begin
  if(edata_in==1)edata_yout_val;
  else
    edata_yout;
end//always
always@(posedge clock or negedge rstaz)begin
  if(!rstaz)x_val=0;
  else
    case(x_val_sel)
      1: x_val=adder_output;
      0: x_val={x_val[2:0],1'b0};
      default:x_val;
    endcase
end//always
    
```

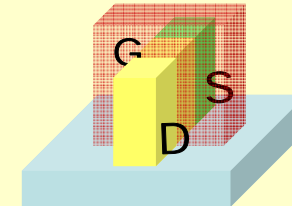
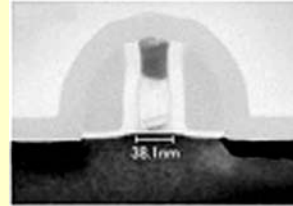
論理合

ゲートレベル
ネットリスト
(記述量=1)



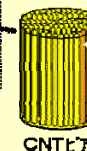
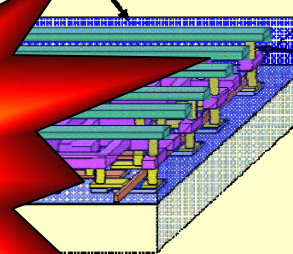
新構造デバイス

Strained CMOS, Metal Gate FIN-FET

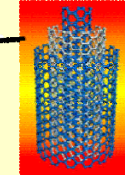


新構造配線

Low層間絶縁膜



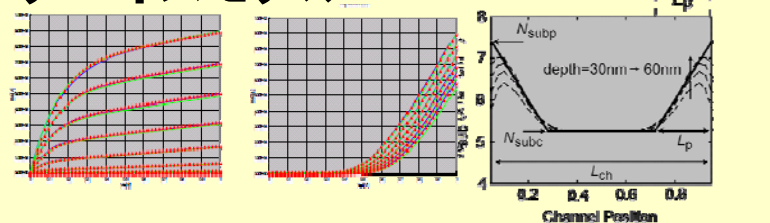
CNT



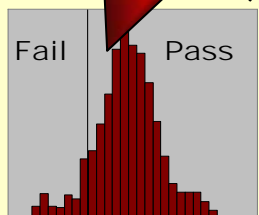
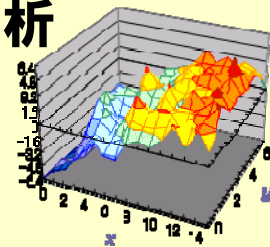
多層ナノチューブ (MWNT)

課題は増加、
複雑化の一途

新たな デバイスモデル



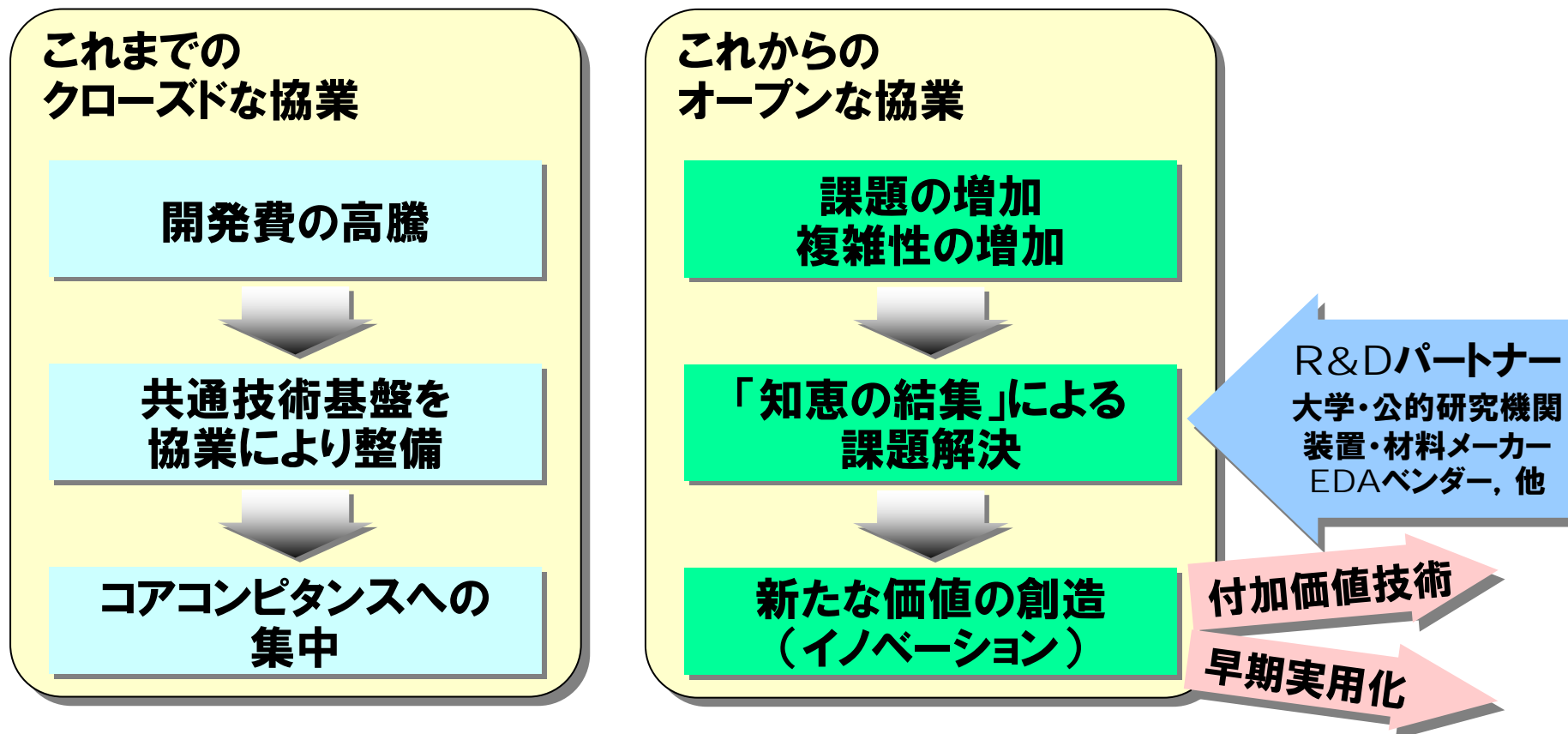
統計的解析



今なぜコラボレーションなのか

■ 研究開発のパラダイムシフト

- 従来の延長線上に無い技術(破壊的イノベーション)の必要性が増大
- 自前主義から多様な連携へ = オープンなネットワーク型協業による相互補完とベストプラクティスの活用



イノベーションに対するSTARARCの役割

■ 大学との共同研究の活用

- 事業化面からの研究の方向付け
- 優れたアイデアから実用化開発への橋渡し

■ イノベーションに対する「気づき」のヒント

- 企業文化の異なる技術者の交流と意見交換

■ 市場拡大につながる標準化の推進

- プラットフォームの提案と普及

STARARCに集まる「知恵」の有効活用が重要!

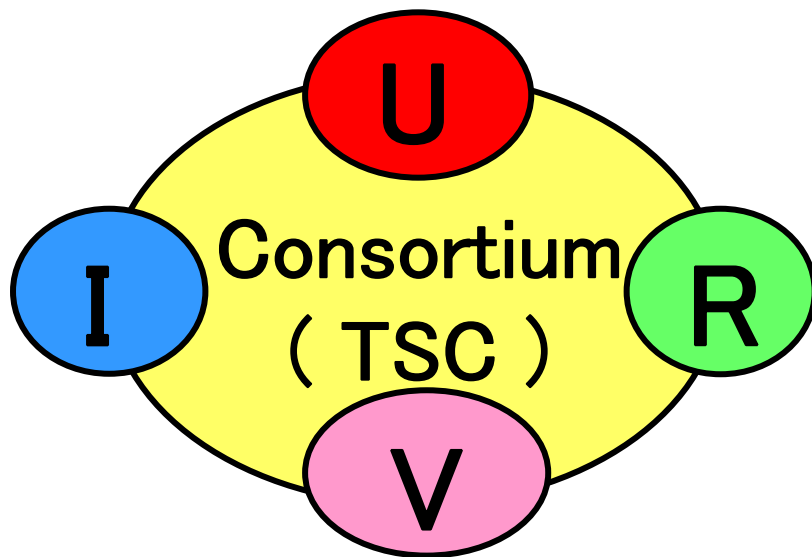
つくば半導体コンソーシアム・産学独VC連携 (TSC URVIC-Net)

U
niversity,
R
esearch institute,
V
enture company,
I
ndustry,
C
onsortium

- 共通目標を明確にした産学独VC連携プログラムとして、ネットワークを構築
- 守秘性ある討論ベースの研究会を一定頻度で開催し、最新世界情報を共有
- 必要に応じて共同研究、試作・分析を分担し合い、各自の目標達成に資する

研究テーマ案:

- High-k net: High-K 材料開拓, 物性制御
- Interconnect net: 配線材料, 新配線アーキテクチャ, 物性制御
- RDD (Robust Device Design)-net: ロバストトランジスタ, バラツキ抑制
- Lithography net: EUVリソ関連要素技術, ArF液浸関連要素技術

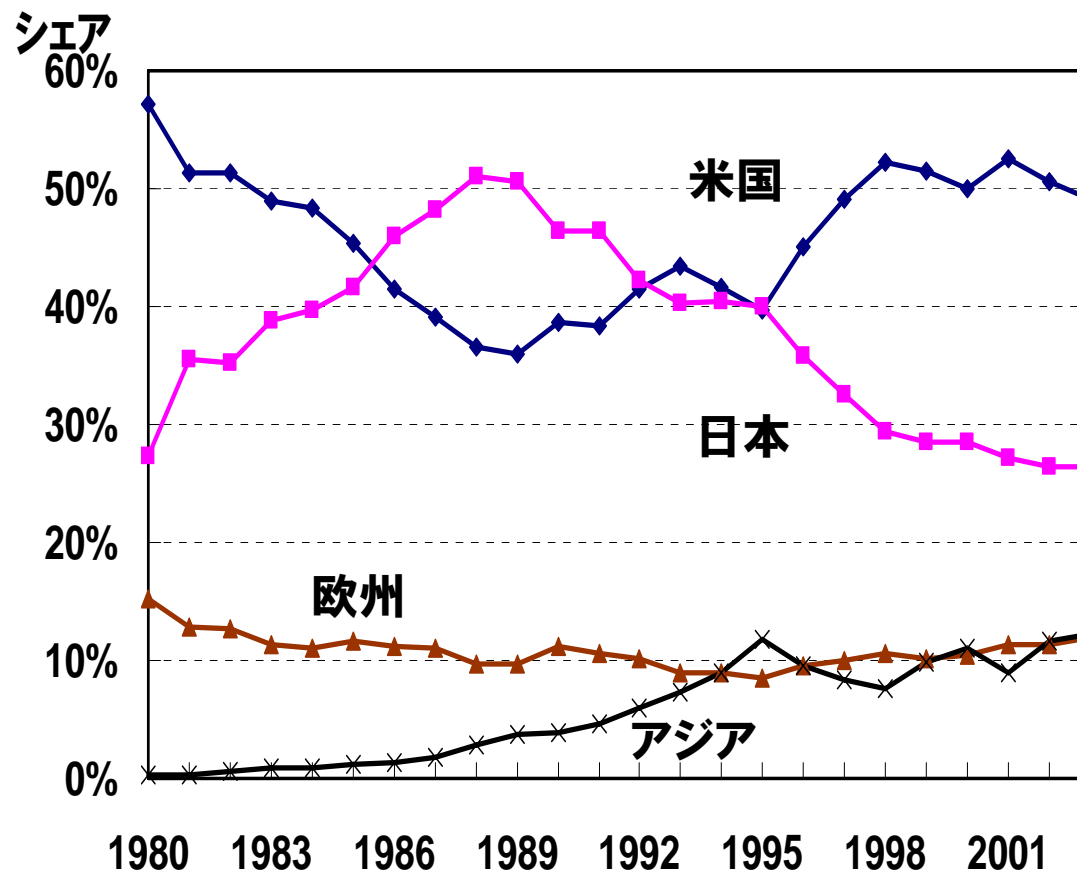


4. 日本半導体産業の競争力強化へ



何故、日本企業の地位が低下したのか？

- 市場・製品・販売戦略？
- 技術？
- コスト？ インフラ？

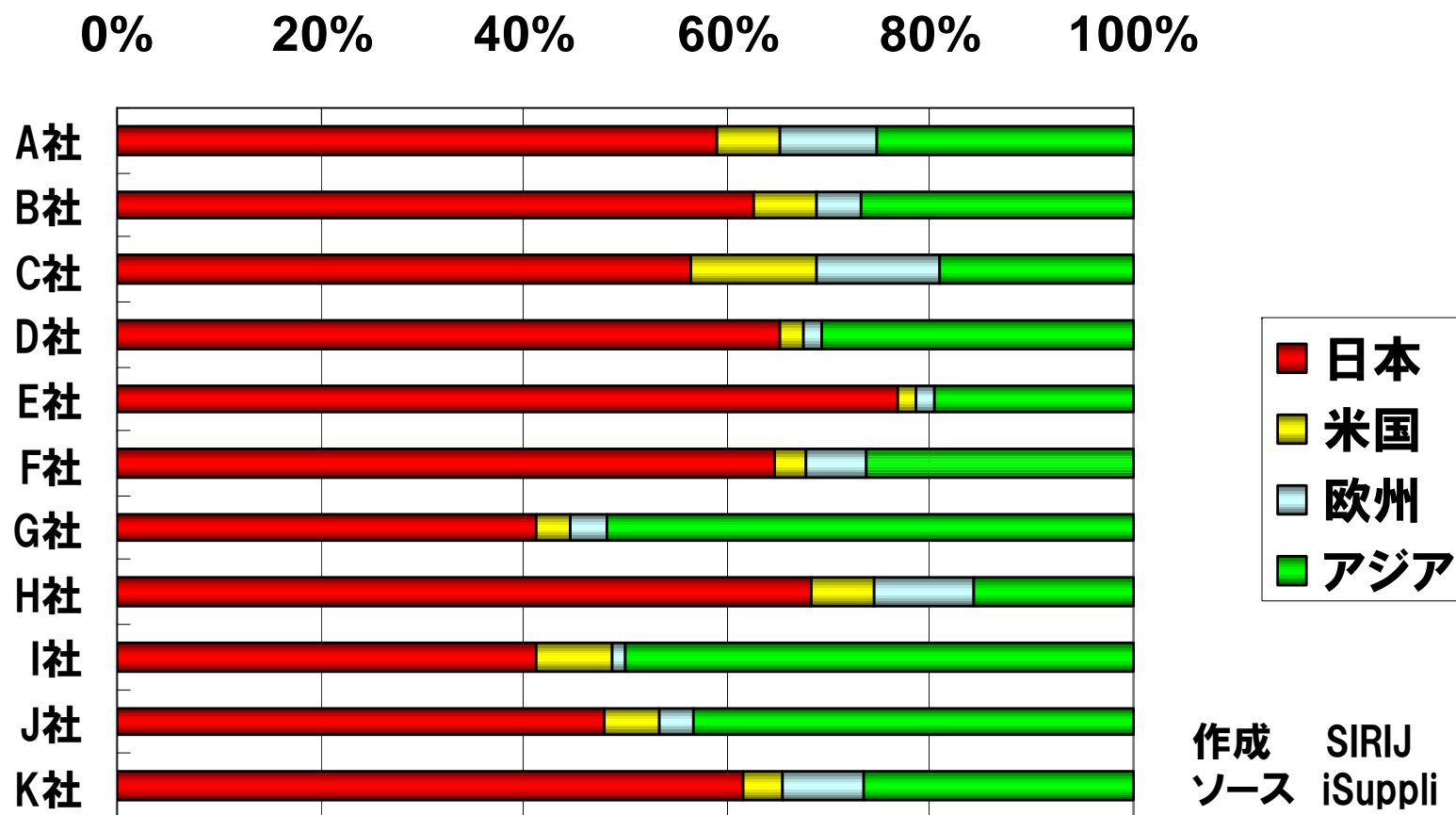


出典:ガートナー データクエスト (2004年3月) GJ04276

市場：グローバル市場への対応の遅れ

■ 3社を除いて海外販売比率は40%前後になっている。

2005年地域別売上比率



技術：設計生産性の国内外比較

- 日本企業は「製品開発力」は高いが、効率良く売上げに結びついていない。
 - 設計生産性は日本企業が海外企業より高い
 - ASSP一品種当りの売上げ高で海外の半分である。開発品種が多い。

日本企業と海外企業の設計競争力の比較(米Numeric Management Systems,INC調査^{注1})

	評価指標	日本企業	海外企業
設計力	開発期間(週)	50	56
	当初のスケジュールからの遅れ(%)	83	91
	設計資産の再利用の比率(%)	40	51
	トランジスタ集積密度(0.18 μ)(万個/mm ²)	20.4	24.3
	設計生産性 ^{注2} (CU/人・週)	2575	1907
収益力	ASSP一品種当たりの出荷見込数量(Mpcs)	1.32	7.3
	ASSP一品種当たりの売上げ高見込(M\$)	15.8	34.2

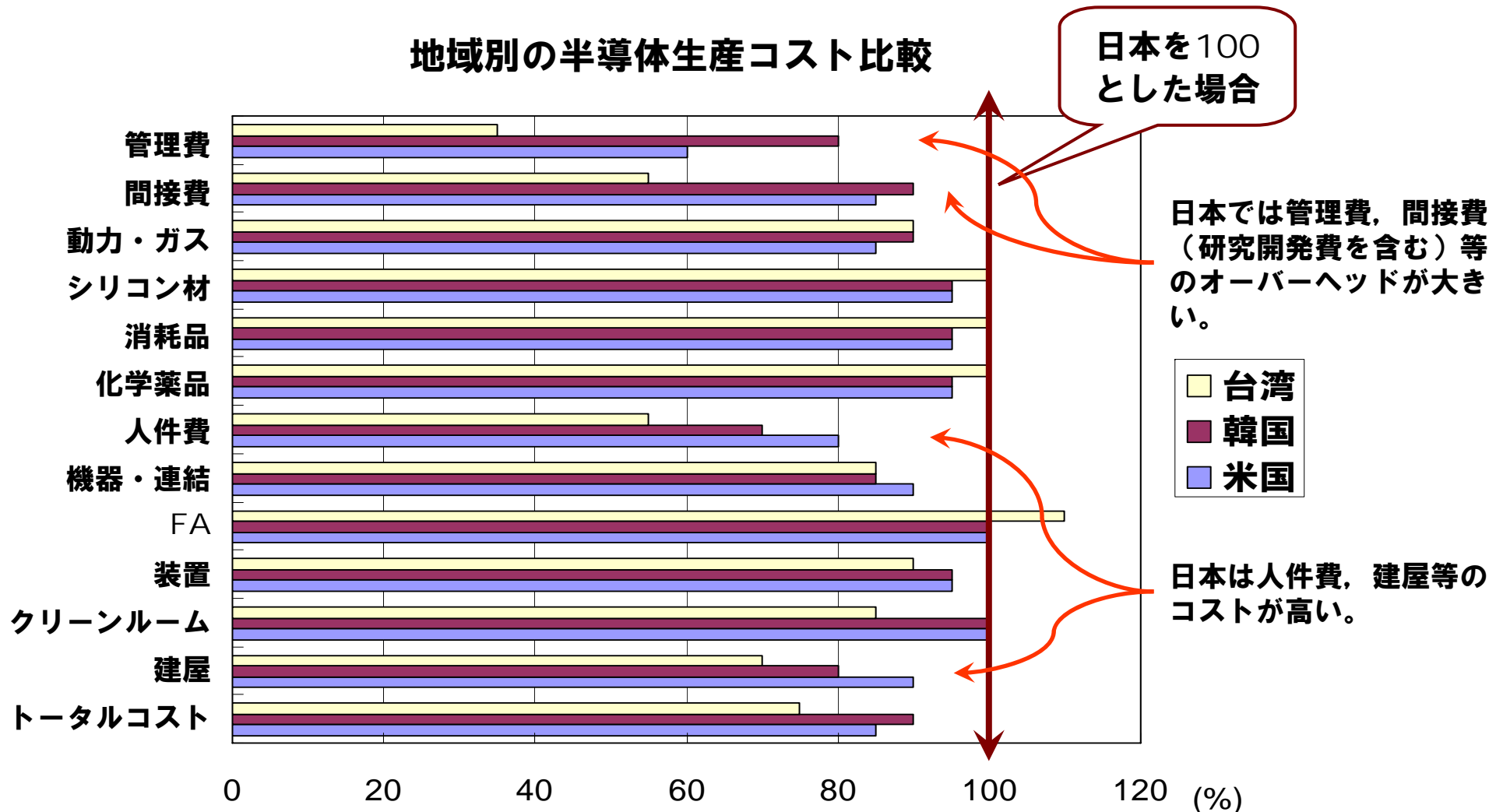
注1 世界主要デバイスメーカーが参加しているもので、サンプル比較は98年度以降に開発がスタートしたLSIの290品種が対象。

注2 CU「Condexity Unit(CU)」設計対象のトランジスタ数をベースに、新規設計量・回路の規則性・動作周波数・アナログ回路量・使用プロセスなどの設計困難さで調整し規格化した単位

(出所：日経マイクロデバイス)

コスト：地域別の半導体生産コスト比較

地域別の半導体生産コスト比較



出展：金澤洋平(大和総研)「わが国半導体産業のめざすところ」；H11通産省委託 半導体における産業態様の変化に立脚したビジネス・モデルの調査研究；機械振興協会」・SIRIJ

コスト:各国の政策優遇, インフラ比較

- 税金, インフラコスト, 人件費で日本で生産するハンディキャップは大きい。

作成 SIRIJ
ソース データガレージ

	日本	韓国	中国	台湾	米国	欧州 (イタリア)
税率	43%	27%	15%	25%	35%	53.20%
Tax Holiday	無	無	2免3半減	5年	無	無
増値税	無	10%	一部還付	5%	無	無
土地	無	無	30年 格安使用	政府 貸与	無	無
投資補助	地域に より有り	無	有り	有り	無	無
電気料金 (\$/KWH)	0.12	0.07	0.07	0.06	0.06	0.07
人件費 (日本=100)	100	60	30	45	70	50

日本半導体産業の課題

■ 世界とは異質な土俵での運営からの脱却

平均人件費
電力代 / 税金等のインフラコスト
為替
人の流動性（終身雇用制）



改善に時間がかかる

官僚的な肥大組織
平均的な技術者の能力
スピード
借金ベースの資金調達
横並び意識
多拠点分散



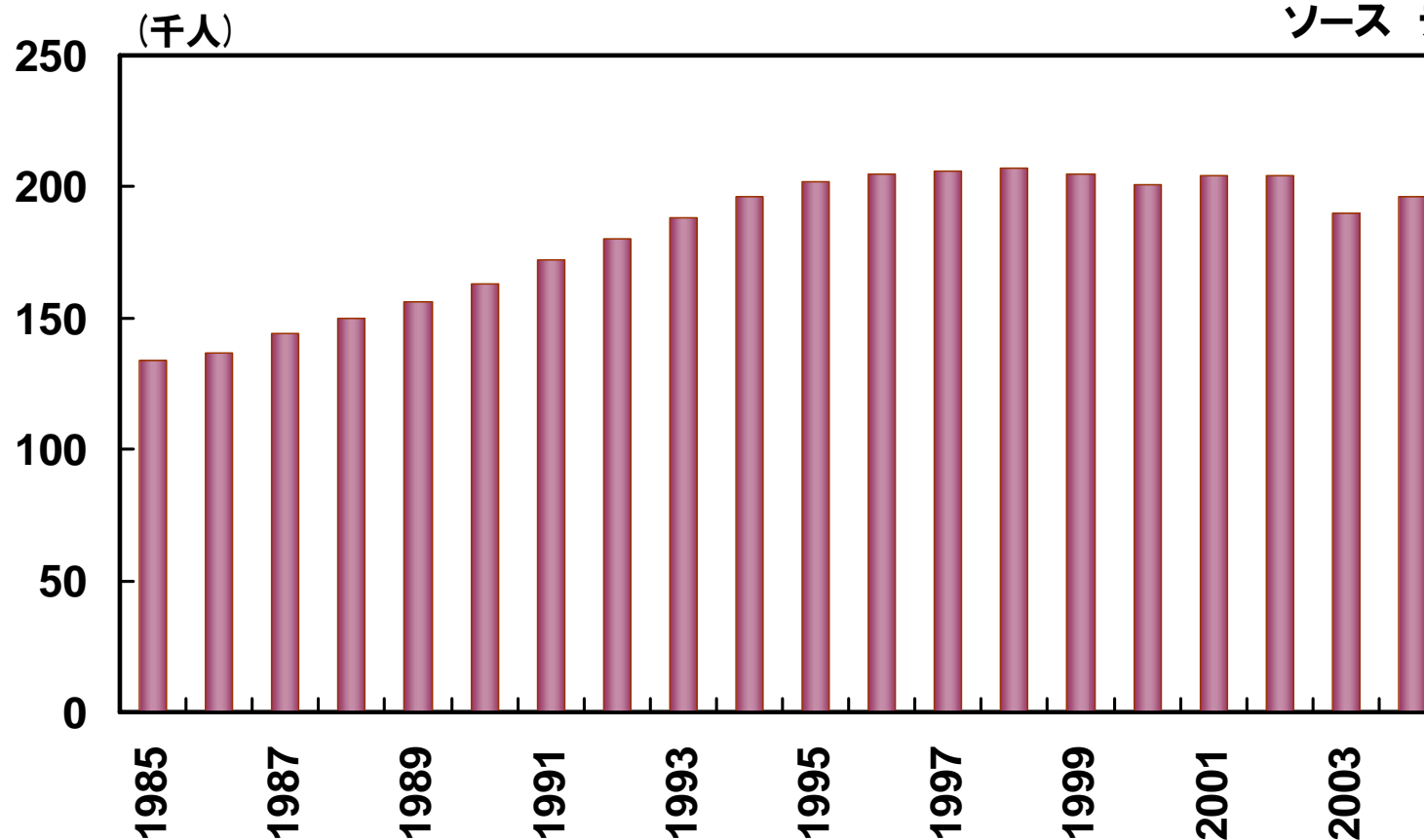
改善できる

日本特有の課題を考慮した事業戦略(製品・技術・運営…)を
目指すべき

将来への懸念：半導体関連学生数の推移

- 半導体関連学科の学生数は95年以降ほぼ頭打ち。03年以降は20万人を下回る。

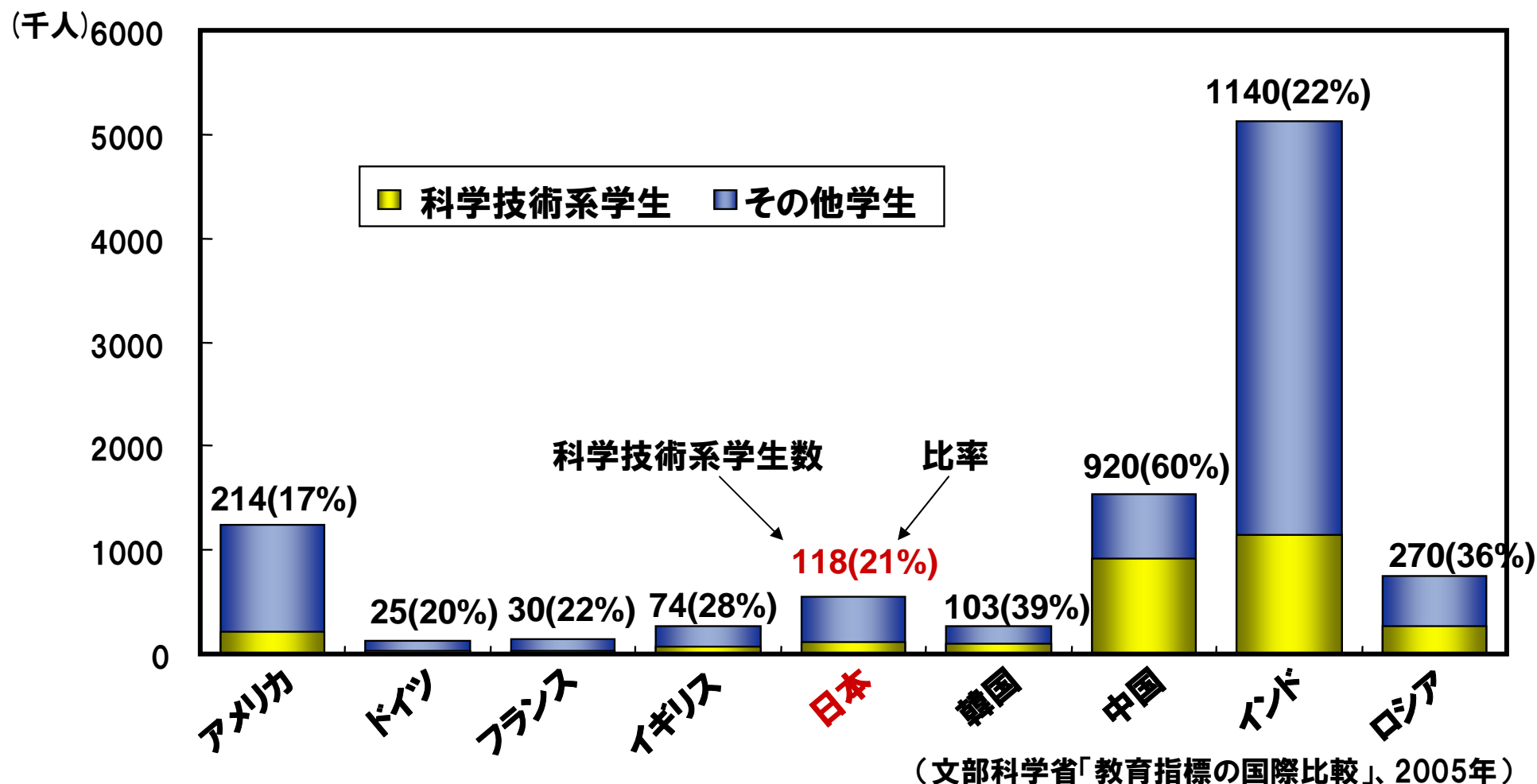
作成 SIRIJ
ソース データガレッジ



電気・電子・情報系学部、修士、博士を対象

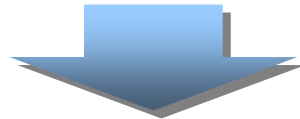
将来への懸念：諸外国との理系学生数の比較

- 日本の卒業生の理系比率は欧米先進国並み(20%前後)
- 韓国は日本の約2倍の39%,中国は3倍の約60%と高い理系比率

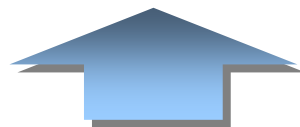


日本半導体産業の活性化のために

学生や若い技術者に、もっと**魅力・夢**を



**コンソーシアムの存在感！
産官学連携の一層の強化！**



経営課題の克服



株式会社ルネサス テクノロジ

©2006. Renesas Technology Corp., All rights reserved.