

「あすか II」で目指すもの

2006年7月7日

株式会社 半導体理工学研究センター

下東 勝博



あすかIIプロジェクト (JEITA 半導体部会発表より)

JEITA

あすかIIプロジェクト

◆ ミッション

- 日本の半導体産業・技術の国際競争力の更なる発展を目指し、メンバー企業 **ニーズに先駆けた先行R&D**を推進することで、新技術の**早期実用化**に貢献する。
- 半導体技術の継続的イノベーションを目指して、産業界・大学・公的研究機関等との**連携**を主導的に推進する

◆ 推進機関

- (株)半導体理工学研究センター (STARC)
- (株)半導体先端テクノロジーズ (Selete)

◆ 期間 : 2006年4月～2011年3月

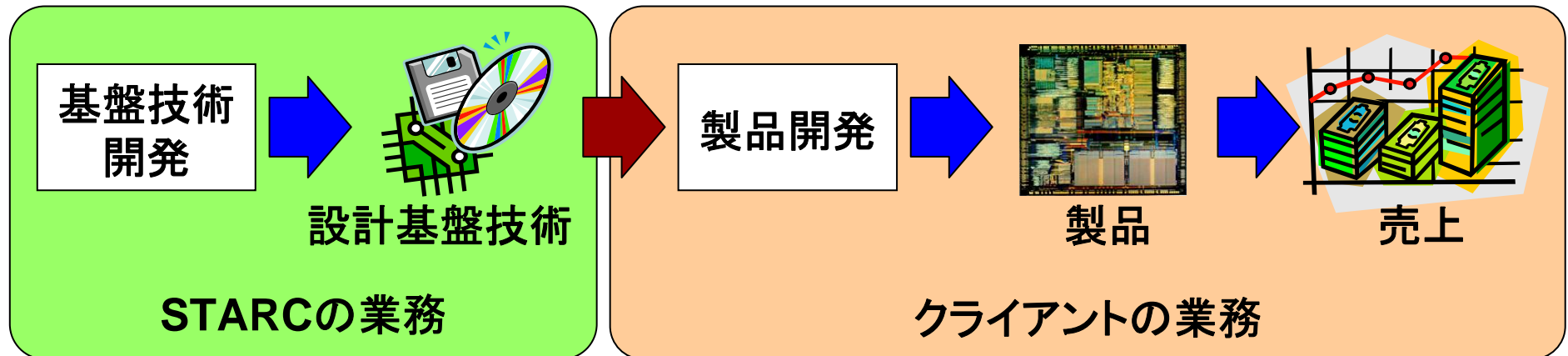
STARC

Copyright © Semiconductor Technology Academic Research Center, 2006, All rights reserved.

2006/3/29

成果の出口論が成功の鍵 (STARC フォーラム2005より)

- STARCの活動の基本は 設計基盤技術の先行開発。
- 利点: ベストプラクティスの実施による世界レベルの技術開発が効率(費用)よくできる。

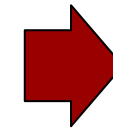


- 課題: 製品開発につながるよう、出口(成果活用の方法)を考えて開発しなければ、効率(時間)が下がる。
- 往々にして計画時点では抜ける。⇒成果の出口論が鍵。

(プロジェクト成功のイメージ: あすか II)

成果移転の強化・多様化 (STARC フォーラム2005より)

- STARCにおける共同開発の出口とは？
 - STARCの外に技術移転し、移転先が自身の事業に活用できるようにすること。
 - 技術の「パッケージ化」
 - 普及・教育・サポート



技術のパッケージ化

製品開発に活用

■ STARCからの技術移転

- 設計環境(メソドロジ)
 - 技術を設計フロー・環境に組込んで製品開発に提供
 - ・ 例: STARCAD-21™、90nm SoCプラットフォーム
- 標準化
 - 技術標準として一般公開、ドキュメントなどで提供
 - ・ 例: HiSIMモデル、RTLスタイルガイドなど
- ライセンス
 - 市販のツールやIPに組込んで販売
 - ・ 例: 協調検証環境、テストパターン圧縮技術など

設計連携(コラボレーション)の強化

- 国内大学との連携(STARC共同研究、1996年から)
- HiSIM(次世代MOSFETモデル)標準化
Cadence、Simucad(Silvaco)、Synopsys、他
- STIL(テスト記述言語)標準化
アドバンテスト、横河電機、他テスター/EDAベンダー
- スターシャトル活用
VDEC、大学
- STARC開発技術の保守、改良、サポート
インターデザイン、ケイレックス、システムJD
- STARC開発技術のEDAツールへの組み込み
Atrenta、Cadence、Mentor Graphics、Synopsys

STARCとあすか / あすか II

1995 1996

設立

大学との共同研究・教育支援

2000

あすか
Project

SoC設計・IP再利用・低電力技術

2001

ASPLA
設立

IP

AS☆PLA

スター
シャトル

2002

メソドロジ・テスト環境

2003

SNCC2

2004

新プロ
グラム

2005

2006

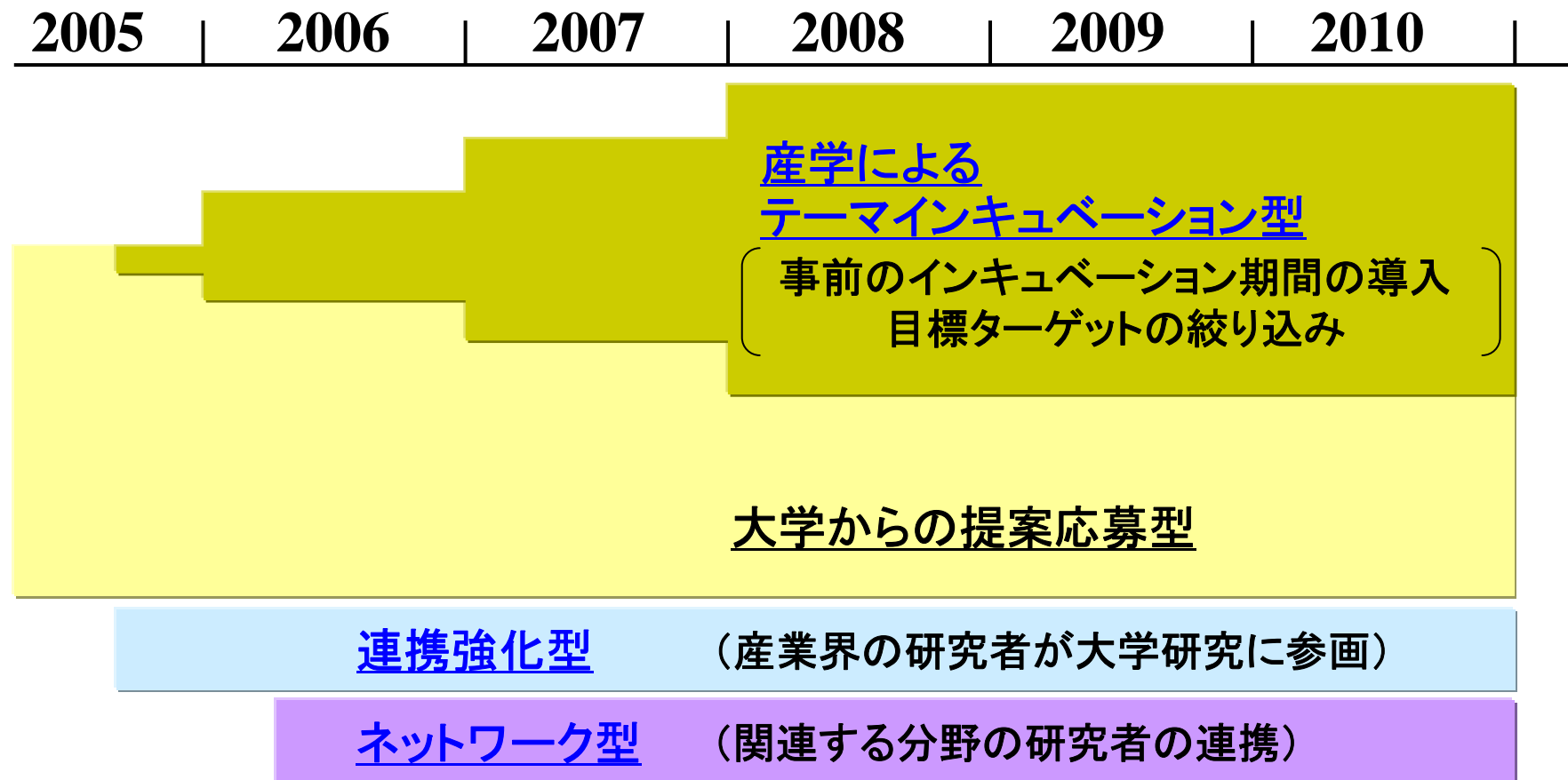
2006年4月、体制および運営方針を一新して「あすか II プロジェクト」(5カ年計画)開始

あすか II プログラム

区分	テーマ名		2006年度活動概要		委託 会社数
共通コア プログラム	産学 連携	大学との共同研究	大学との共同研究、東工大産学連携講座支援		11社
		SoC設計技術者教育	大学教育支援、アドバンスト教育、MOT教育、教育提供手段		
	標準化	IP品質認証、機能検証、IP接続検証、標準準拠テスト環境			
先端コア プログラム	プロセスフレンドリー設計技術開発		ばらつき考慮設計メソドロジの確立 (65nm対応)	民間負担 国助成	7社
選択 プログラム	高位設計技術開発		TLモデリングガイドライン作成、TL設計メソドロジ確立		5社
	テスト・故障解析技術開発		次世代テスト技術開発、次世代故障診断技術開発、標準準拠テスト環境の構築		7社
	Mixed Signal設計技術開発		検証精度向上・高速化のためのEDAツールに対する要求仕様作成、基板ノイズ解析技術検討		7社
	IP育成支援(スターシャトル)		IP育成のためのスターシャトル運営、スターシャトル設計サポート、アナログ設計への対応強化		5社

大学共同研究 – 多様化 –

■ 連携の多様化



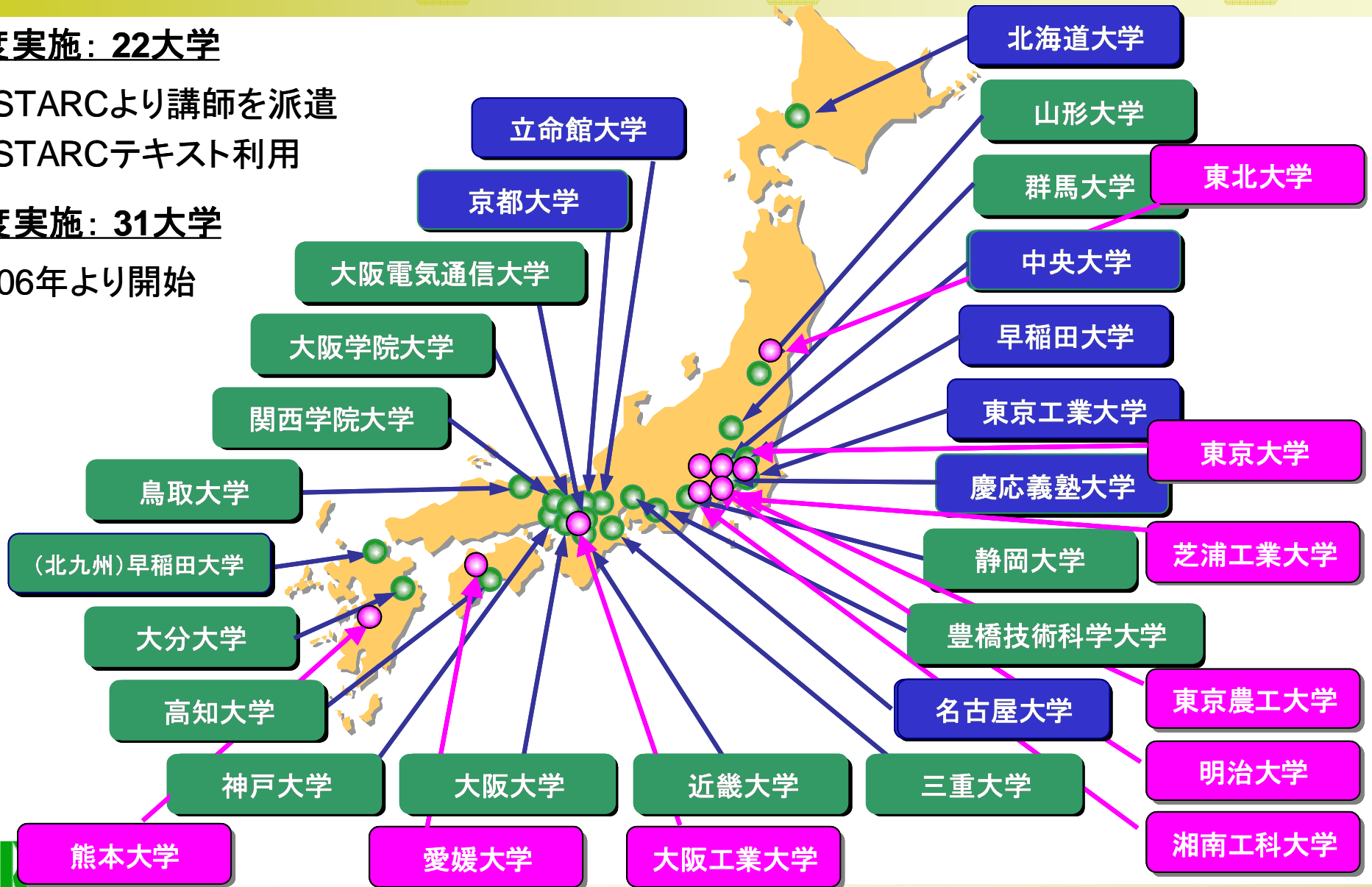
STARC設計講座 実施大学 - 拡大 -

2005年度実施: 22大学

- : STARCより講師を派遣
- : STARCテキスト利用

2006年度実施: 31大学

- : 06年より開始



設計技術開発戦略 — 重点化 —

A. 三つの界面

Aa 設計・製造界面

DFM

Ab システム設計界面

高位設計、ESL-DA

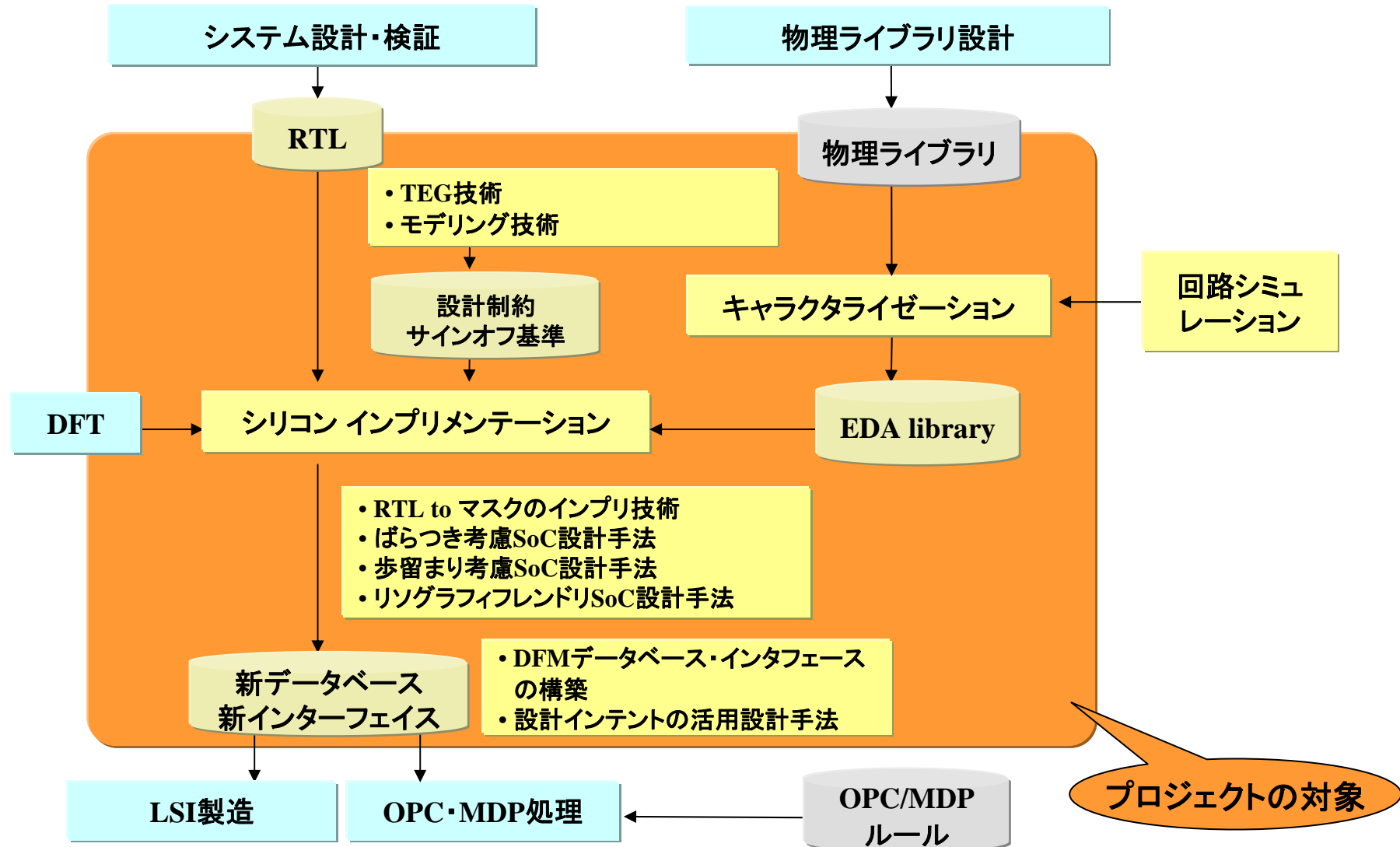
Ac アナログ・デジタル界面

Mixed Signal

B. プラットフォーム化

C. 標準化

プロセスフレンドリー設計メソドロジー (Aa+B)



目標と成果指標

目標

- 2006年度:ばらつき考慮設計メソドロジの確立(65nm対応)
- 2007年度:歩留まり考慮設計メソドロジの確立(45nm準備)

成果指標

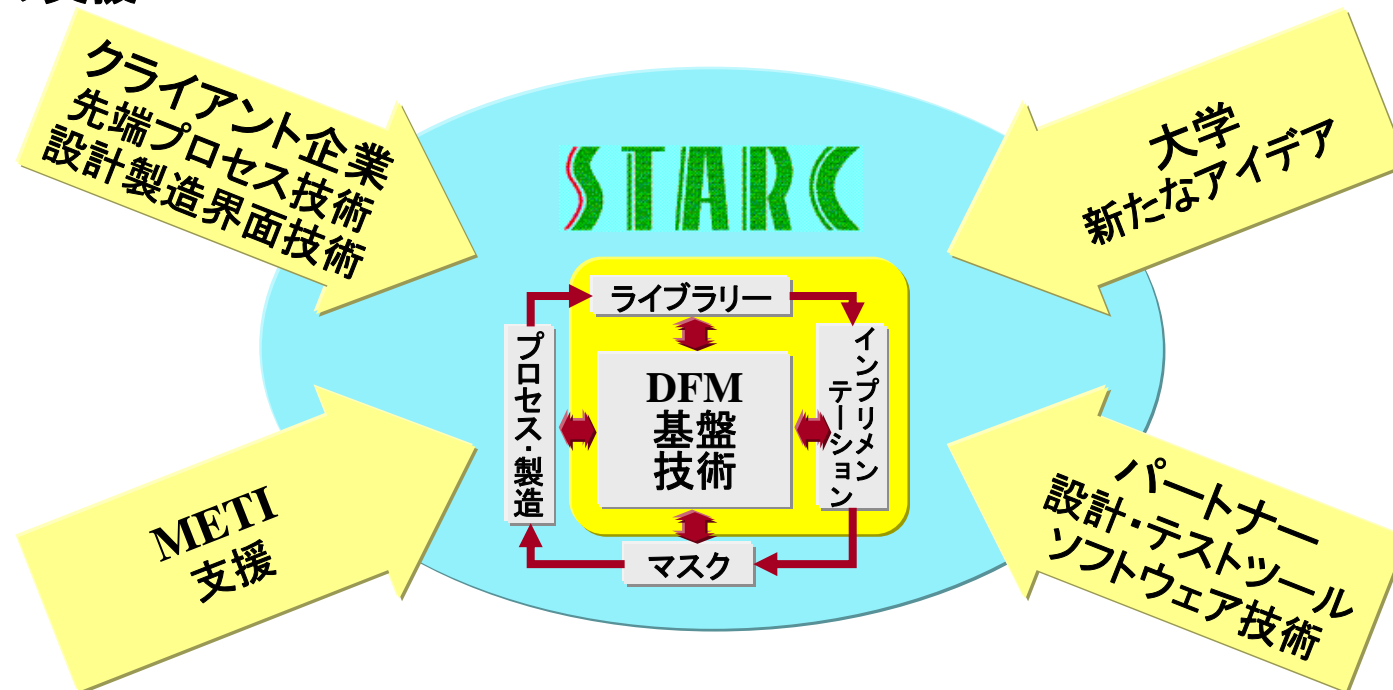
- 2007年度末:(比2005年度末90nm)
 - 歩留まりを同一(65nmで実証:45nmを予想)
 - 設計生産性を3倍

プロジェクト成功のイメージ(2年後)

- 65nm、45nm対応のSoCインプリメンテーションにおいて製造性を考慮した設計メソドロジ開発が世界最先端の技術集団として行われている。
- 成果物は、クライアントカンパニーで実SoC設計に幅広く使われている。
- その活動がワールドワイドで認知されている(半導体設計・製造業界、EDA業界、IPベンダなど)。
- 開発されている設計メソドロジはデファクトスタンダードである。

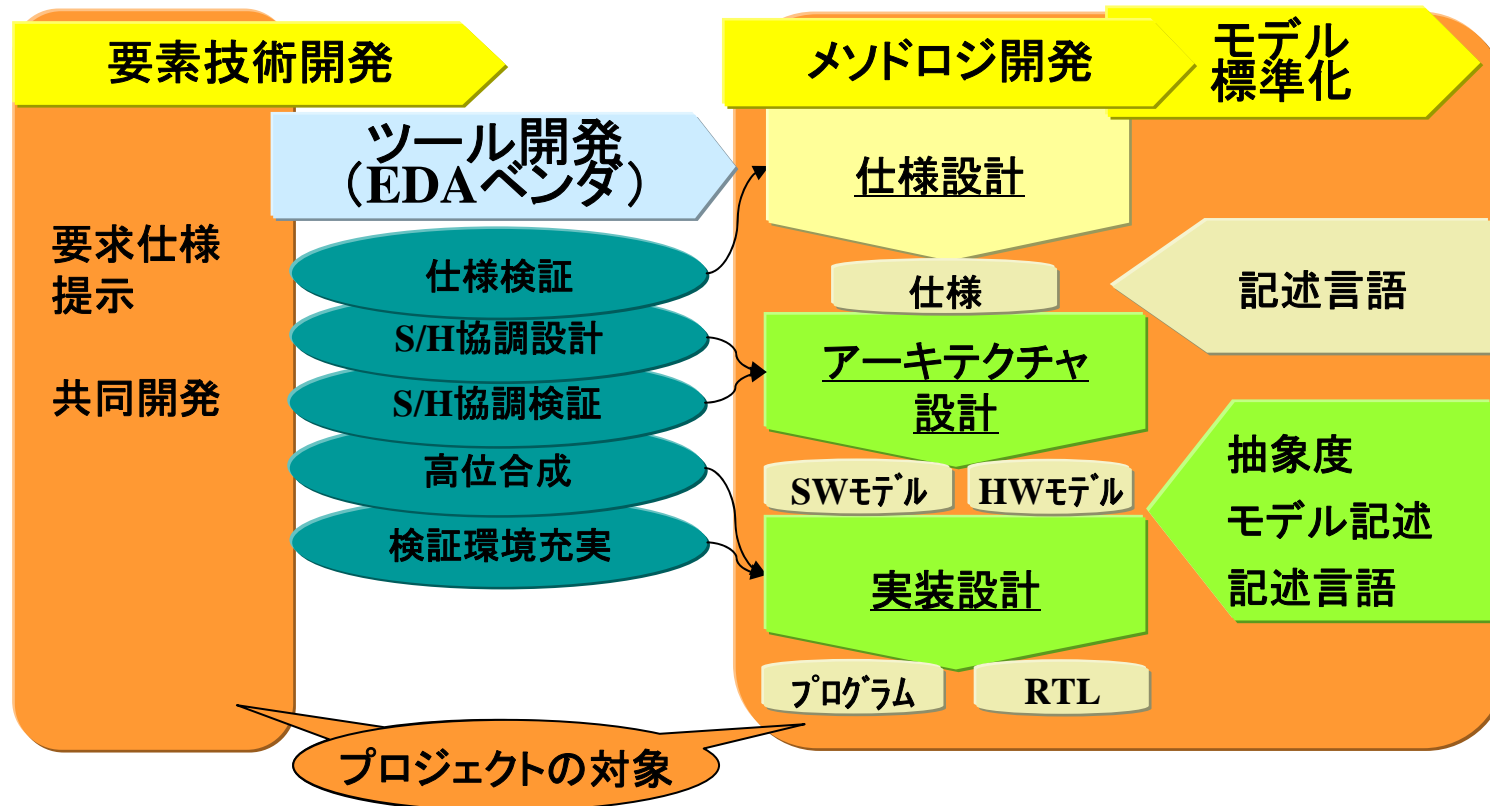
STARCの提案する新たな共同開発スキーム

- 新たなワークフローに対応する独自の開発体制
 - クライアント企業が持つ設計製造界面技術などを有効活用
 - グループとして情報やリスクをシェア
 - グループとしてメンテナンスとサポートができる体制
 - グループとしてEDAベンダーなどのパートナーと連携
 - 産学連携により国内外有力大学の人材・技術を活用
 - 国の支援



高位設計技術開発

- 仕様からRTLまで(仕様設計、アーキテクチャ設計、実装設計)の設計メソッド
- 特定ツールにバインドされない標準高位モデル



目標と成果指標

成果指標

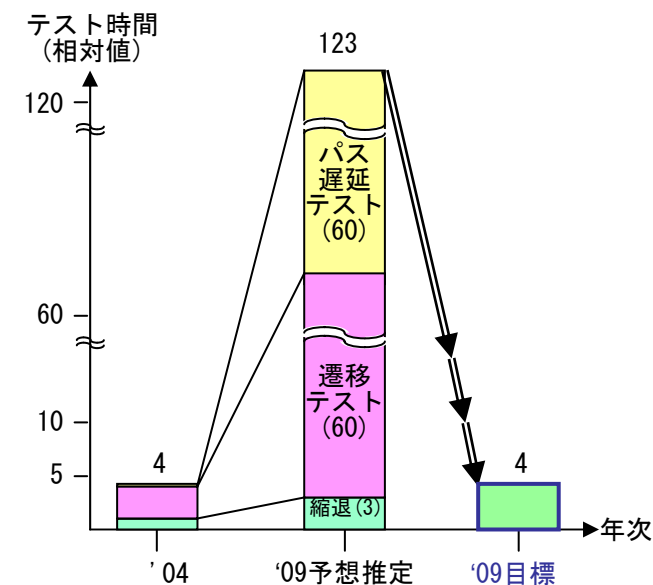
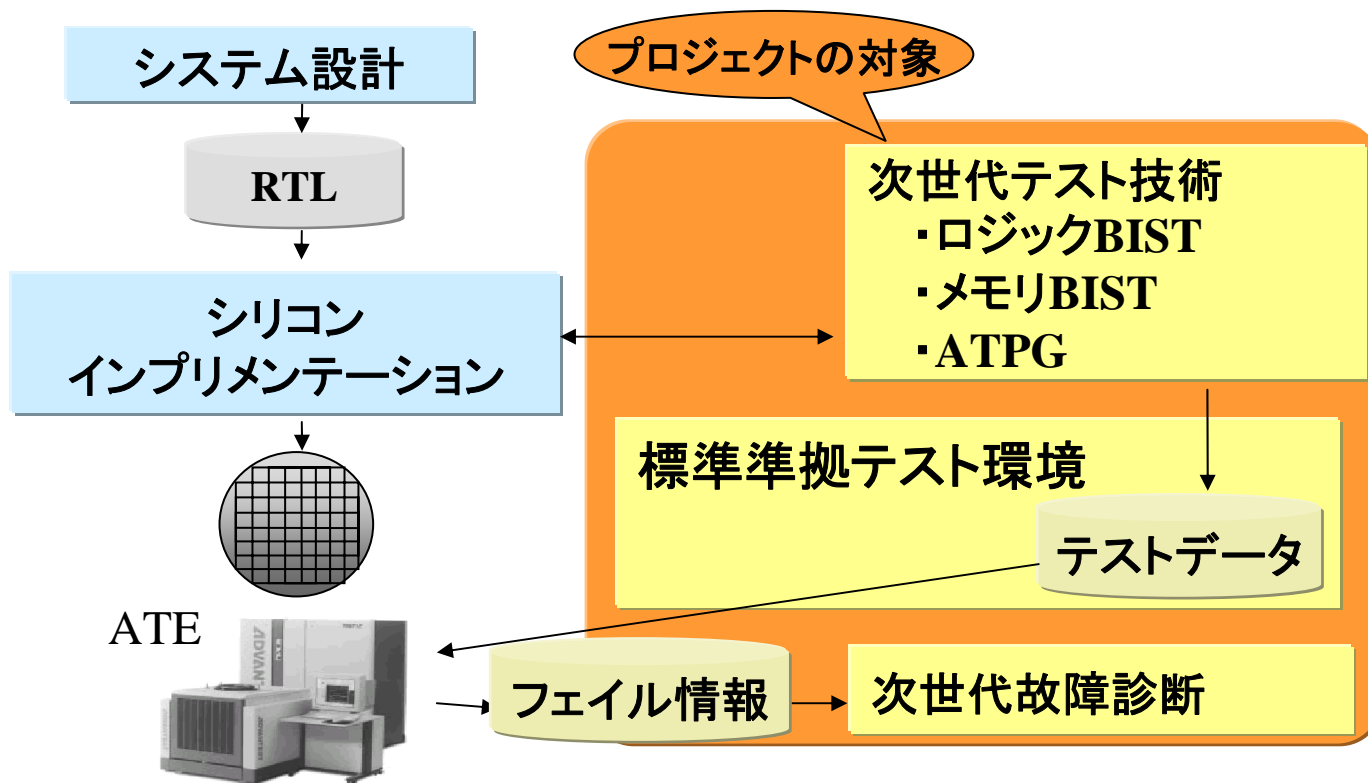
- H264エンコーダ（公開アルゴリズム→GDS II）の設計期間9ヶ月

プロジェクト成功のイメージ(2年後)

- 数10Mゲートの大規模多機能チップの高品質、短期開発に適用するトランザクションレベル設計メソドロジーが半導体設計業界最先端の技術集団で開発されている。
- 成果物はクライアントの先進的な設計チームに適用されている。
- 開発されている設計メソドロジーはデファクトスタンダードである。
- EDAベンダは本メソドロジーを意識したツール開発を行っている。
- 活動は、セット開発業界、半導体設計業界、EDA業界、IPベンダに認知されている。

テスト・故障解析技術開発

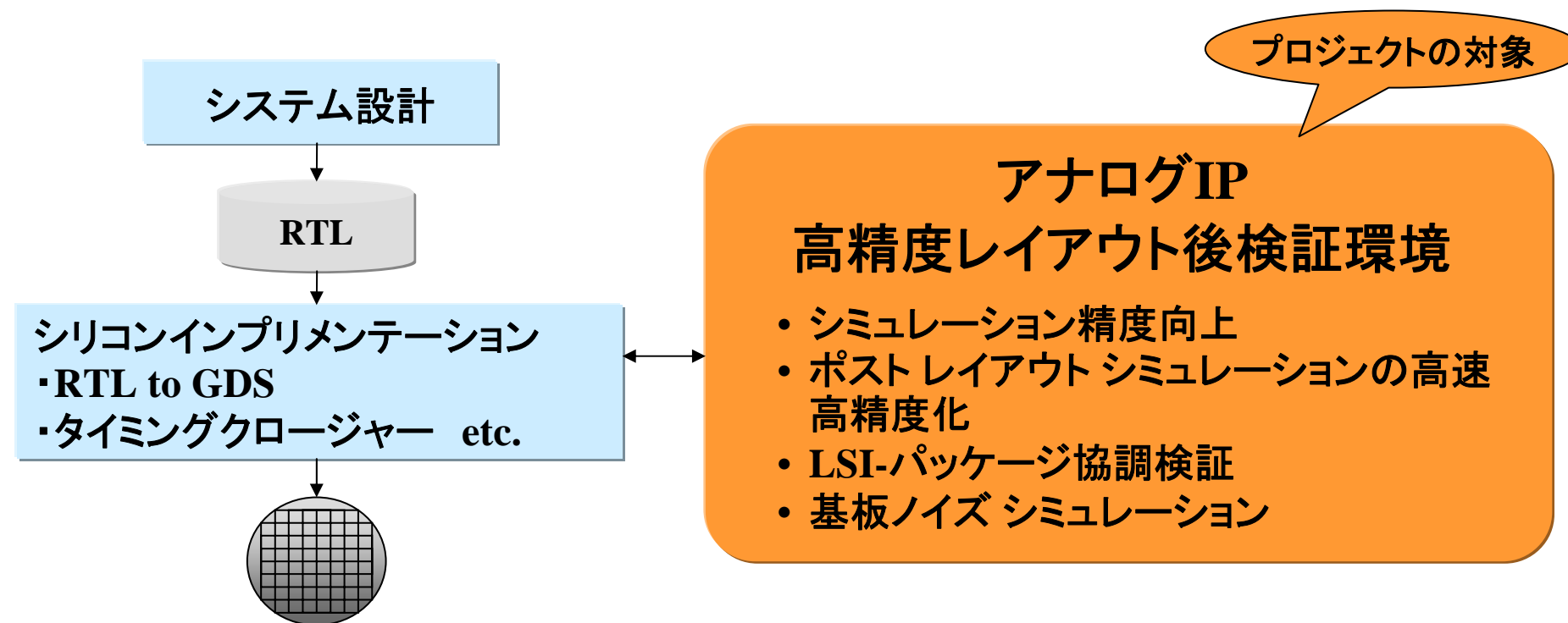
- 65nm 品種に対応可能なテスト・故障解析技術
- 標準テストプラットフォーム
 - 異なるテスター、異なるEDAツール間のデータを共有



Source : STRJ2004年度報告

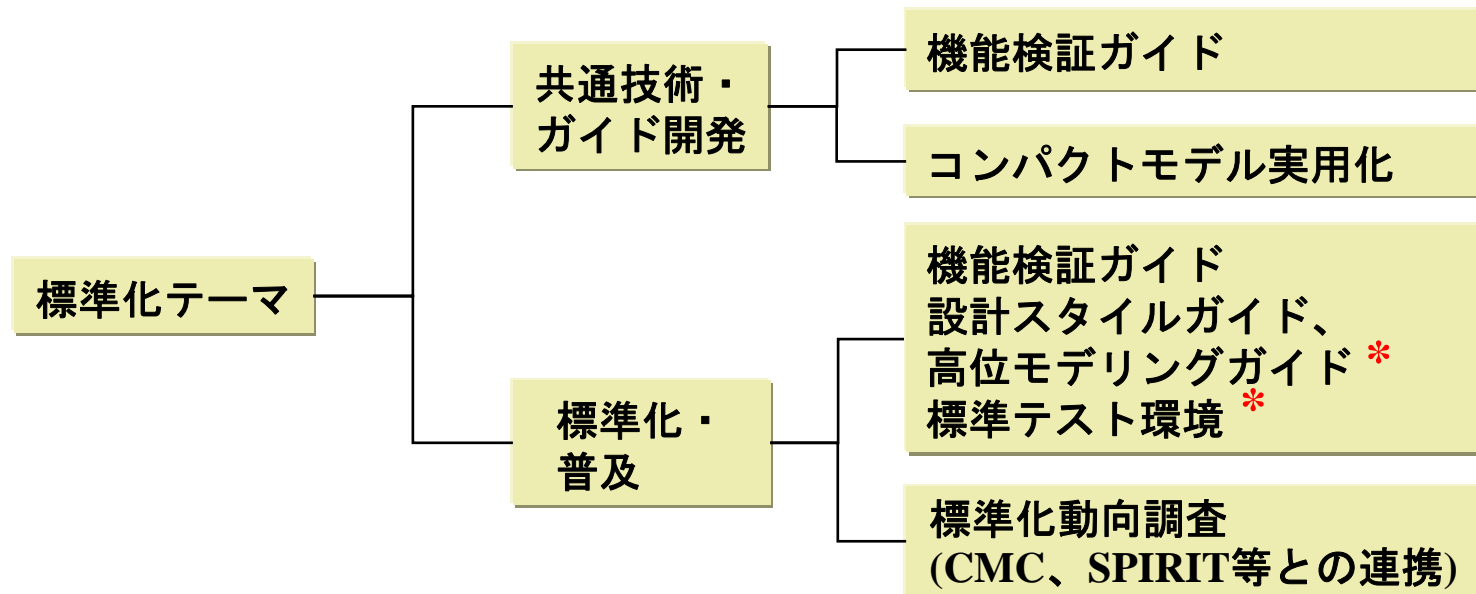
Mixed Signal 設計技術開発

- アナログMixed Signal SoC開発におけるリスピ(再設計)回数削減のための環境構築



設計技術の標準化推進

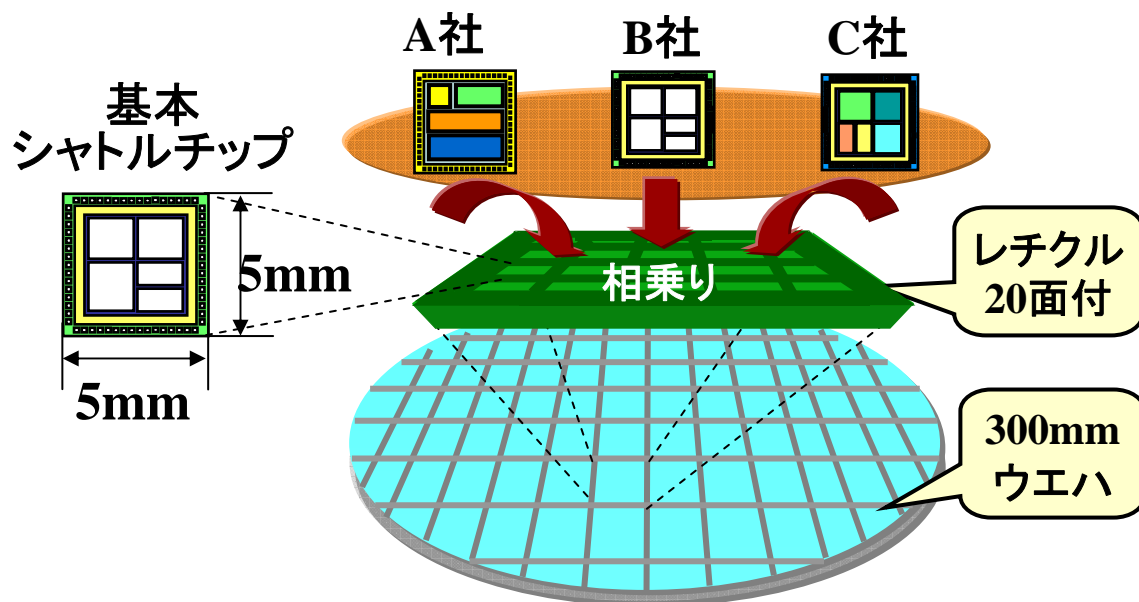
- 標準化の目的・意義
 - 顧客・EDA/IPベンダ等との相互運用性改善
 - 設計資産の再利用・流通容易化
 - 汎用ツールやアウトソーシングの利用促進
- 2006年度テーマ



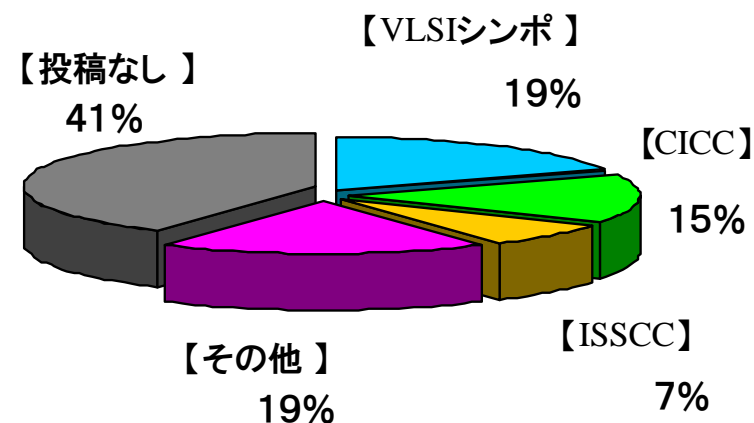
* 選択プログラムとの連携実行

IP育成支援(スターシャトル)

- 大学等研究機関でのIP開発およびIP/SoC開発者を育成するため、低価格の90nm LSI試作サービスを提供
 - 複数プロジェクトのLSIチップ(基本サイズ:5×5mm/区画)をひとつのマスクに相乗りさせて、試作コストを低減
- VDECとの連携



学会投稿実績



半導体の発展に寄与

約60%が論文を投稿

世界の状況

アプリケーション・設計分野のコラボレーション

地域		イニシアティブ
米国		<ul style="list-style-type: none">■ iNEMI■ MARCO / FCRP / GSRC■ MOSIS
欧州		<ul style="list-style-type: none">■ ARTEMIS■ MEDEA+
アジア	台湾	<ul style="list-style-type: none">■ Si-Soft Initiative / NSoC Program■ NCIC
	韓国	<ul style="list-style-type: none">■ システム IC 2010 事業■ IDEC