

ミップス・テクノロジーズ  
株式会社 半導体理工学研究センター (STARC)

**ミップス・テクノロジーズが ASPLA の 90nm プロセスによる  
MIPS32® 4KEc™と MIPS32 24Kc™コアのシンセシス検証を完了**

STARC SoC 設計技術フォーラム 2005 発 — 2005 年 7 月 8 日 — ミップス・テクノロジーズ (NASDAQ:MIPS、日本支社:東京都港区、支社長:中上 一史)、および株式会社半導体理工学研究センター (代表取締役社長兼 CEO:下東勝博、以下 STARC) は、株式会社 先端 SoC 基盤技術開発 (以下 ASPLA) の 90nm Generic および 低消費電力プロセス準拠の STARC ライブラリを使用し、ミップス・テクノロジーズのプロセッサ・コアである MIPS32 4KEc と MIPS32 24Kc コアのシンセシス検証が完了したことを発表しました。

これにより、ミップス・テクノロジーズより MIPS32 4KEc、または MIPS32 24Kc のライセンスを取得した半導体メーカー及びシステムメーカーは、ASPLA90nm プロセスによるシャトルサービス (☆Shuttle スターシャトル) を用いて、これらコアを内蔵した SoC を容易に開発する事が可能となりました。

MIPS32 4KE™ ファミリーは、ミップス・テクノロジーズのシンセサイザブルな 32ビット・プロセッサ・コアの中では最高の DMIPS/MHz 性能を提供します。また、MIPS32 24K® ファミリーは、グラフィックス、Java などをサポートする、高速整数演算、浮動小数点演算や、ユーザー独自命令定義機能などを搭載しています。24K ファミリーは、デジタルおよびインタラクティブ・テレビ、セットトップ・ボックス、DVD や、他の高い性能が必要となるアプリケーションに最適な製品です。これらの高性能プロセッサ・コアと ASPLA のシャトルサービス (☆Shuttle スターシャトル) により、半導体メーカーとシステムメーカーは MIPS アーキテクチャの SoC 設計期間の短縮と迅速な試作開発が可能になります。

今回のシンセシス検証は STARC とミップス・テクノロジーズにより、密接に協力して行われました。実際のシンセシスはミップス・テクノロジーズが STARC のプリミティブ等の基本ライブラリと Virage 社の High Density ASAP Memory を使って行い、STARC と共に最終的な技術検証を行いました。この結果を受けて、ミップス・テクノロジーズは、STARC と ASPLA が提供する“☆Shuttle IP パートナープログラム (注1)”に参加することを決定し、MIPS32 4KEc および MIPS32 24Kc は STARC/ASPLA の IP カタログ カテゴリに登録さ

れることになりました。これにより STARC 提供基本ライブラリでの機能の確認と共に、MIPS-Based のプロセッサ・コアも、STARC と ASPLA が推進する SoC 開発のための共通基盤技術である 90nm 世代の SoC テクノロジープラットフォーム構築の一翼を担うこととなります。

ASPLA90nm プロセスを使った STARC での 90nm 世代の SoC テクノロジープラットフォーム(注2)の構築の活動は、富士通株式会社、松下電器産業株式会社、NEC エレクトロニクス株式会社、株式会社ルネサステクノロジ、株式会社東芝、他で構成され、その開発成果によるシャトルサービスは IP や SoC の試作・検証を目的に広く公開されています。

(<http://www.stararc.jp>)

注1；☆Shuttle IP パートナープログラムとは、STARC と ASPLA が提供するサービスで、ASPLA シャトルを活用し、IP 流通の推進と最先端 SoC 開発に貢献する事を目的としたプログラムです。

([http://dataservice.aspla.com/ipcat/ip\\_category.php](http://dataservice.aspla.com/ipcat/ip_category.php))

注2：『SoC テクノロジープラットフォーム』とは、ASPLA と STARC が提唱している SoC 開発のための共通基盤技術のことで、標準製造技術、標準設計技術ならびに試作シャトルサービス(同一のウェハ上に複数ユーザーまたは複数種類の LSI チップを同時に搭載して、同時に試作するサービス)を総称したものです。

### ミップス・テクノロジーズについて

ミップス・テクノロジーズは、デジタル家電およびネットワーク・アプリケーション用の業界標準プロセッサ・アーキテクチャおよびコアを提供するリーディング・カンパニーです。同社は、32 ビットおよび 64 ビットのエンベデッド RISC ソリューションを提供する最大のアーキテクチャ・アライアンスを形成しています。また、半導体企業、ASIC ベンダー、およびシステム OEM に自社の持つ知的所有権をライセンスしています。ミップス・テクノロジーズとそのライセンシーは、スタンダード、カスタム、セミカスタム、および特定用途の製品に使われる確実にスケラブルなプロセッサを、幅広く提供しています。本社は、カリフォルニア州マウンテンビューに設置されています。詳細につきましては、以下のウェブサイトをご参照ください。

<http://www.mips.com>

日本語のウェブサイト <http://www.mips.jp>

< 技術に関するお問い合わせ先 >

ミップス・テクノロジーズ  
マーケティング・コミュニケーション  
古田 智子  
TEL: 03-5733-9544  
FAX: 03-5733-9545  
E-mail : [furuta@mips.com](mailto:furuta@mips.com)

株式会社 半導体理工学研究センター (STARC) IP 開発部 [担当 坪井]  
〒222-0033 神奈川県横浜市新横浜 3-17-2 友泉新横浜ビル 6 階  
電話 045(478)3743 (ダイヤルイン)

< 報道に関するお問い合わせ先 >

ミップス・テクノロジーズ  
マーケティング・コミュニケーション  
古田 智子  
TEL: 03-5733-9544  
FAX: 03-5733-9545  
E-mail : [furuta@mips.com](mailto:furuta@mips.com)

株式会社 半導体理工学研究センター (STARC) 企画部 [担当 安藤]  
〒222-0033 神奈川県横浜市新横浜 3-17-2 友泉新横浜ビル 6 階  
電話 045(478)3784 (ダイヤルイン)