



# 東芝の「MeP」LSI

〈メディア・エンベッド・プロセス〉

## ASPLA 製造ライン 90ナノで試作、検証

高効率な量産  
立ち上げ可能

東芝が半導体ビジネス

写真の柱の一つと  
「MeP」LSIが  
このほど、AS  
PLA(先端S  
C基盤技術開  
発)の90ナノ

ードS.Cテクノロジプラ  
ットフォームによる試作、  
検証を完了した。  
MePは東芝・セミコン  
ダクターS.C.研究開発  
センターが中心となって展  
開する。用途に応じてユー  
ザーがカスタマイズ可能な  
32ビットRISCプロセッサ。  
デジタル家電機器や、パ  
ーソナル機器向けなどに不

可欠な画像、音声のマルチ  
メディア処理をユーザー  
(MePを集積化したS.C.  
Cの開発者)が用途に合わ  
せて最適化できるもの。パ  
ートナ企業とコンソーシア  
ムを形成して、普及に取り  
組んでいる。今回、ASPL  
Aの製造ラインでの試  
作、検証に成功したことで  
90ナノプロセスによるMe

PLSIの高効率な量産立  
ち上げを可能にする。  
ASPLAは国内の半導  
体大手10社が、出資して設  
立したシステムLSI用の  
次世代技術開発会社。神奈  
川県相模原市の産総研相模  
原クリーンルーム内に試作  
ラインを持つ。上流の設計  
インフラは「STARC」  
(半導体理工学研究中心)

1、横浜市)が担当、AS  
PLAが90ナノの製造技術  
を使い、システムLSIを  
試作し、検査する。ASPL  
LAによるプロセス試  
作、検証はARM7、SH  
14につき3例目。  
MePLSIの製造テス  
トの結果は、総サンプル数  
100のうち、良品は68、  
周波数評価は250MHz@  
typical(常温、1  
・2V)で、Meppor  
eおよびLSIの全機能を  
確認している。今回の成果  
は8日、新横浜国際ホテル  
で開催の「S.C.設計技術  
フォーラム2005」(S  
TARC主催)で発表が予  
定されている。