

2004 年 10 月 26 日

株式会社ルネサス テクノロジ
株式会社 先端 SoC 基盤技術開発(ASPLA)
株式会社 半導体理工学研究センター(STARC)

ASPLA の 90nm 低消費電力プロセスによるルネサス SH-4 の試作・動作確認を完了

- STARC システム LSI 設計メソドロジの適用 -

株式会社ルネサス テクノロジ(会長&CEO 長澤 紘一、以下ルネサス テクノロジ)と株式会社先端 SoC 基盤技術開発(略称:ASPLA、代表取締役社長兼 CEO:川手啓一)および株式会社 半導体理工学研究センター(略称:STARC、代表取締役社長兼 CEO:下東勝博)は、このたび、STARC のシステム LSI 設計メソドロジ(STARCAD-21:注1)を用いて、32 ビット CPU コア SH-4 を ASPLA の 90nm 低消費電力プロセスで試作し、ルネサス テクノロジでの動作確認が完了したことを発表致します。

SH-4 はアミューズメント機器やデジタル家電、車載情報端末などの高性能マルチメディアシステム向けに開発された SuperH™(注2)ファミリの RISC CPU コアであり、2 命令同時実行可能なスーパースカラ方式、メモリ管理機構、浮動小数点演算器の搭載などを特徴としています。

STARC は、独立行政法人新エネルギー・産業技術総合開発機構(略称:NEDO 技術開発機構)の助成を受けて、2003 年 4 月より 90nm 世代 SoC(System on a Chip)の設計メソドロジ STARCAD-21(RTL to GDS2)を日本発のデファクトスタンダードを目指して開発中です。今回、プロセスに依存しない SH-4 のシンセサイザブルコアデザインキットの提供を受け、STARCAD-21 を用いて、ASPLA の 90nm 低消費電力プロセス向けにインプリメンテーションを行いました。SH-4 が手戻りなくファーストシリコンで完動したことは、STARC の提唱する設計メソドロジが実設計で直ちに使用可能であることを証明するものです。

ASPLA は独立行政法人産業技術総合研究所(略称:AIST)と最先端 SoC 設計・製造技術の開発・標準化推進を行ってきました。この成果をもとに STARC と共同で 90nm ノード世代の最先端『SoC (System on a Chip)テクノロジープラットフォーム(注3)』を開発し、今回その試作シャトルサービス(Shuttle スターシャトル(R))を使用してメタル 6 層の低消費電力プロセス上で SH-4 の試作を行いました。この試作チップの動作確認が行えたことにより、SoC 設計フロー/ライブラリ/試作ライン、トータルでのシャトル試作サポート環境の実証例を蓄積することができました。今後 ASPLA の 90nm 低消費電力プロセスを用いた製品展開の加速が期待できます。

ルネサス テクノロジは ASPLA の 90nm 低消費電力プロセスで試作した SH-4 の評価を行い、正常動作することを確認致しました。これにより高性能と低消費電力を特長とする SuperH マイコンの 90nm プロセス世代での製品展開の見通しが得られただけでなく、STARC が提唱する設計メソドロジを用いて設計が行えたことにより SuperH マイコンを軸とする SoC 展開が容易に行えることが実証されました。今後、ルネサス テクノロジは、100%出資子会社のトレセンティテクノロジー株式会社で、SuperH™ マイコンを始めとして 90nm プロセスの製品を順次展開する予定です。

(注1) 設計メソドロジ(STARCAD-21)とは EDA ツール、ライブラリ、解析ツールなどを最適に統合化し、マスク作成のためのシリコンインプリメンテーション用の設計フローだけではなく、シリコンチップとして試作する前に CAD 環境上で設計・製造上の予想される問題を事前に確認・保証する設計環境です。

(注2) SuperHは(株)ルネサス テクノロジーの商標です。

(注3) 『SoCテクノロジープラットフォーム』とは、ASPLAとSTARCが提唱しているSoC開発のための共通基盤技術のことで、標準製造技術、標準設計技術ならびに試作シャトルサービス(同一のウェハ上に複数ユーザーまたは複数種類のLSIチップを同時に搭載して、同時に試作するサービス)を総称したものです。

本件に関する問い合わせ先

株式会社ルネサス テクノロジー システムソリューション統括本部 システムコア技術統括部
CPUコア開発部 [担当: 西本]
〒187-8588 東京都小平市上水本町5丁目20番1号
電話 042(320)7300 (内線 3763)

株式会社 先端SoC基盤技術開発(ASPLA) マーケティング部 [担当 斉藤]
〒229-1134 神奈川県相模原市下九沢1120
電話 042(775)6792 (ダイヤルイン)

株式会社 半導体理工学研究センター(STARC) 企画部 [担当 小川]
〒222-0033 神奈川県横浜市新横浜3-17-2 友泉新横浜ビル6階
電話 045(478)3311 (ダイヤルイン)

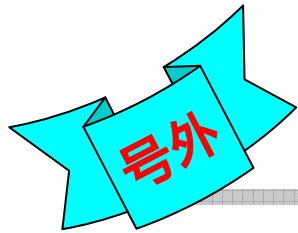
報道関係問い合わせ先

株式会社ルネサス テクノロジー 経営企画統括部 広報・宣伝部 [担当: 佐藤]
〒100-6334 東京都千代田区丸の内二丁目4番1号(丸ビル)
電話 03(6250)5554 (ダイヤルイン)

株式会社 先端SoC基盤技術開発(ASPLA) 経営管理部 [担当 山脇]
〒229-1134 神奈川県相模原市下九沢1120
電話 042(775)6750 (ダイヤルイン)

株式会社 半導体理工学研究センター(STARC) 企画部 [担当 小川]
〒222-0033 神奈川県横浜市新横浜3-17-2 友泉新横浜ビル6階
電話 045(478)3311 (ダイヤルイン)

以上



メソドロジ実証プロジェクト(SH-4)

- ルネサス最先端RISC 32ビットCPUの試作・一発動作確認
- STARCAD-21 の実力を証明
 - ・ EDAツール、ライブラリ、解析ツールなどを最適統合し、シリコンチップ試作前に設計・製造で予想される問題をCAD環境上で確認・保障する90nm設計環境
- 半導体コンソーシアム活動の成果(連携活動)
 - ・ STARCAD-21を用いた設計技術(STARC)
 - ・ 90nmプロセス(ASPLA)
 - ・ SH-4のモチーフ提供と動作確認
(株ルネサステクノロジ)

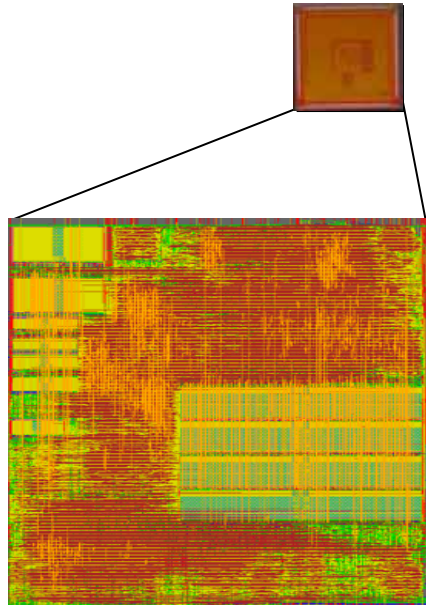
NEDO技術開発機構の助成事業の成果

マスコミ発表:10月26日に3社連名で

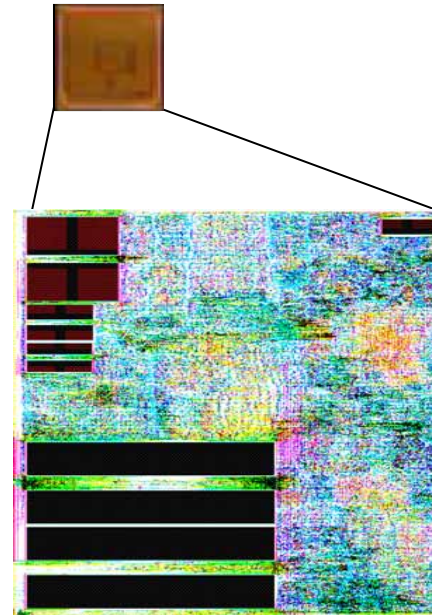


一発完動！

メソドロジ実証プロジェクト(SH-4)



ZD (Cadenceベース)フロー



Pegas (Synopsysベース)フロー

統合化された設計メソドロジSTARCAD-21を使用することにより

- 設計時に計算機上で製造を保証(サインオフ)
- 90nm世代においても130nm世代と同じ設計TATを実現
(33%の設計効率アップ)
- 90nm世代の設計の困難さ(タイミング、シグナルインテグリティ、製造性など)を克服

STARCAD-21

SoC設計のスタンダードメソドロジへ大きく前進