

報道関係者各位

平成 16 年 5 月 6 日

(株)先端 SoC 基盤技術開発 (ASPLA)

(株)半導体理工学研究センター (STARC)

90nm ノード『SoCテクノロジープラットフォーム』の利用開始について

株式会社 先端SoC基盤技術開発 (略称: ASPLA、代表取締役社長兼CEO: 川手啓一) と株式会社 半導体理工学研究センター (略称: STARC、代表取締役社長兼CEO: 下東勝博) は、共同で開発した 90nm ノード世代の最先端『SoC (System on a Chip) テクノロジープラットフォーム^{*注1}』の一般向けサービスを 2004 年 5 月から開始します。また、本サービスをご利用いただき、ASPLAでSoCの試作・検証を行ったお客様は、2005 年春から順次、ASPLAとSTARCのクライアントである大手半導体メーカー (富士通株式会社、NECエレクトロニクス株式会社、株式会社ルネサステクノロジ、株式会社東芝) にて、お客様のSoCの量産を行うことが可能となります。ASPLA、STARCと上記クライアント各社は、最先端のテクノロジーによるSoCの設計、試作から量産までの一貫したサービスを提供することで、我が国の電子機器メーカーやベンチャー企業等による新たな商品開発、市場創出が活性化すると確信しています。

*注1: 『SoC テクノロジープラットフォーム』とは、ASPLA と STARC が提唱している SoC 開発のための共通基盤技術のことで、標準製造技術、標準設計技術ならびに試作シャトルサービス (同一のウェハ上に複数ユーザーまたは複数種類の LSI チップを同時に搭載して、同時に試作するサービス) を総称したものです。

日本のエレクトロニクス産業を支えるSoCは、ますます多様化、複雑化しています。この要求すべてに半導体メーカーだけで応えることは困難で、IP (Intellectual Property: SoCで用いられる機能ブロックの意) ベンダー、EDAベンダー、設計サービス会社等とのさまざまな協業が必要となっています。しかしながらこれまで半導体各社はそれぞれの量産ラインに、独自の製造技術・設計環境を提供しており、これがSoC事業における非効率性を生み出していました。ASPLAは、このような課題を解決するために、90nmノード世代の標準製造技術の立ち上げとそれによる設計資産の流通促進、SoCの検証を行う試作ラインの運営を目的とし、社団法人電子情報技術産業協会 (JEITA) 半導体幹部会 11 社 (クライアント) により 2002 年 7 月に設立され、2003 年 4 月より独立行政法人 産業技術総合研究所 (略称: AIST) と最先端SoC設計・製造技術の開発、標準化推進を目的とした共同研究を行っています。またSTARCは 2001 年 4 月よりJEITAにおける「あすかプロジェクト^{*注2}」に参加し、IPやSoCの標準設計基盤技術の開発を行ってきました。両社はASPLA設立と同時に共同でASPLAプロジェクト (エー・エス・スター・プロジェクト) を発足させ、一貫した『SoCテクノロジープラットフォーム』の構築を進めてきました。

*注2: 『あすかプロジェクト』とは、65nmノードを中心とした最先端SoCの要素技術開発や非競争領域における先端プロセス・設計基盤技術の共同研究開発のためのプロジェクト

トです。STARCは其中で、SoC設計環境、IP再利用・流通インフラ、SoC設計教育を中心とした設計技術開発を行っています。

ASPLAはすでに上記共同研究による成果として 90nmノードの標準製造技術の立ち上げを完了し、2003年10月より汎用製品向け製造技術でのクライアント各社向け試作シャトルサービス（Shuttleスターシャトル）を提供しています。また同年12月からは、低消費電力製品向け製造技術での同サービスも開始しています。この結果、STARCで開発された90nmノードの標準デザインルールとセルライブラリをもとに設計されたIPやSoCは、ASPLAで試作検証することができるようになりました。

この成果をより広くご提供すべく、2004年5月からは一般のお客様向けにも本サービスを開始します。同一マスク上に複数のお客様のチップを相乗りしていただく本サービスをご利用いただくことで、製品開発コストを大幅に下げることが可能となります。加えて、ASPLAで検証できたSoCは、クライアント各社にて量産できるようになります。具体的には富士通が三重工場（三重県多度町）、NECエレクトロニクスが鶴岡工場（山形県鶴岡市）、ルネサステクノロジが関係会社のトレセンティテクノロジーズ（茨城県ひたちなか市）、東芝が大分工場（大分県大分市）の各々の生産ラインを用いて、2005年春より順次量産を開始します。

これらの量産拠点は、ASPLAとの設計互換性を維持するために、ASPLA標準製造技術におけるトランジスタなどの電気特性を再現したラインを立ち上げます。その結果、ASPLAで検証できた製品は、基本的には設計変更を行わないで量産を開始できます。またこれらの量産拠点が共通のASPLA標準製造技術に準拠した量産ラインを持つことで、1社では実現できない大きな製造能力を保有することになり、お客様に安定した供給体制を提供できるようになります。

またSTARCでは、設計期間を1/6にすることを狙った標準設計メソッドロジー『STARCAD-21』の第一版を完成させ、2004年1月よりクライアント各社への技術移転を開始いたしました。今後、大学やASPLA提携デザインハウスにも技術移転を進めていく予定です。これによりASPLAで試作できるSoCの設計を、より広くより効率的に行えるようにしていきます。なお、『STARCAD-21』は独立行政法人新エネルギー・産業技術総合開発機構（略称：NEDO技術開発機構）の助成事業として開発した成果です。

またIPベンダーにも、ASPLAで使用可能なIPの提供を呼びかけています。これまでに英国ARM社（本社：英国ケンブリッジ市、日本法人社長：石川滝雄）のARM7™、SuperH, Inc.（本社：米国カリフォルニア州サンノゼ市、CEO：ジーン・マリ・ローランド）のSH-4、東芝のMeP（Media embedded Processor）、NECエレクトロニクスのV850等のIPの移植作業が始まっています。ASPLAとSTARCは今後さらに、使用可能なIPラインアップの拡充を目指します。

ASPLA と STARC は、90nm ノード世代で SoC を設計し、シャトルサービスで試作を行い、評価検証が終わった時点でクライアントの量産拠点に移行するという新たな SoC 開発の流れを完成させました。ASPLA と STARC は、今後とも更なる『SoC テクノロジープラットフォームフォーム』の整備、拡張を図り、お客様に新しい世代の SoC 創造の場を提供していきます。

以下、関係者よりお寄せいただいたコメントを掲載いたします。

経済産業省 商務情報政策局 情報通信機器課長 福田秀敬様

「デジタル家電の伸張により我が国電子産業界も徐々に活気付いていますが、競争力の維持、向上の為に、引き続き大きな構造変革が必要です。ASPLA の設立は、大手半導体メーカーを中心に各社間で設計資産の共有化を可能とし、その構造改革を進めるための第一歩でした。今回、その成果をもとにして試作から商品化までのオープンな道筋が明らかとなりました。今後、我が国電子産業界には、今回のスキームを軸としたさまざまなコラボレーションの可能性が広がります。そこから、真に国際的に競争力のある製品が生み出されていくことを願っています。」

社団法人 電子情報技術産業協会 (JEITA) 半導体幹部会委員長 戸坂 馨様
(NEC エレクトロニクス株式会社 代表取締役社長)

「ASPLA プロジェクトは、標準プロセス上に IP や設計資産を整備し、最先端 SoC の開発を促進させることにより、我が国電子産業全体の活性化に資することを狙っています。今回 ASPLA で開発する製品の試作から量産までの一貫した流れが確立されたことで、JEITA 半導体幹部会傘下の各社におきましても、ASPLA 設立メンバーとしての責任を果たすことができたと考えております。この枠組みで、価値の高い SoC 製品が次々に生み出されていくようになることを期待しております。」

本件に関するお問い合わせ窓口

株式会社 先端 SoC 基盤技術開発 (ASPLA):

企画部 (担当 廣田)

〒229-1134 神奈川県相模原市下九沢 1120

Tel. 042-775-6750

株式会社 半導体理工学研究センター (STARC):

企画部 (担当 小川)

〒222-0033 神奈川県横浜市新横浜 3-17-2 友泉新横浜ビル 6 階

Tel. 045-478-3300